



66'6

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 2 0 日
Date of Application:

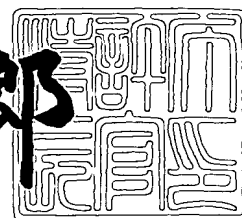
出 願 番 号 特 願 2 0 0 2 - 2 7 6 3 1 9
Application Number:
[ST. 10/C] : [J P 2 0 0 2 - 2 7 6 3 1 9]

出 願 人 株式会社半導体エネルギー研究所
Applicant(s):

2 0 0 3 年 7 月 8 日

特許庁長官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特 2 0 0 3 - 3 0 5 3 7 6 0



【書類名】 特許願

【整理番号】 P006616

【提出日】 平成14年 9月20日

【あて先】 特許庁長官 太田 信一郎 殿

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 高山 徹

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 山口 哲司

【発明者】

 【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

 【氏名】 山崎 舜平

【特許出願人】

 【識別番号】 000153878

 【氏名又は名称】 株式会社半導体エネルギー研究所

 【代表者】 山崎 舜平

【手数料の表示】

 【予納台帳番号】 002543

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の作製方法、並びに熱処理方法

【特許請求の範囲】

【請求項 1】

第 1 熱源からの輻射加熱により、ガラス基板の全面を加熱する第 1 熱処理工程と、

前記ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率が、前記ガラス基板とは異なり該吸収率の高い不透明層を島状に分離して形成し、

前記非可干渉性の電磁波を輻射する第 2 熱源で前記電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱する第 2 熱処理工程とを含むことを特徴とする半導体装置の作製方法。

【請求項 2】

第 1 熱源からの輻射加熱により、ガラス基板の全面を加熱する第 1 熱処理工程と、

前記ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率が、前記ガラス基板とは異なり、該吸収率の高い不透明層を、絶縁膜を介して島状に形成した半導体層と重畳するように形成し、

前記非可干渉性の電磁波を輻射する第 2 熱源で、前記電磁波の吸収率の高い不透明層が形成された領域を選択的に加熱して、前記電磁波の吸収率の高い不透明層からの伝導加熱により、前記半導体層及び前記絶縁層の熱処理を行う第 2 熱処理工程とを含むことを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1 又は 2 において、前記吸収率の高い不透明層は、モリブデン (Mo)、タングステン (W)、チタン (Ti) 又はクロム (Cr) の高融点金属で形成することを特徴とする半導体装置の作製方法。

【請求項 4】

請求項 1 又は 2 において、前記吸収率の高い不透明層は、窒化チタン (TiN)、窒化タンタル (TaN) 又は窒化タングステン (WN) の金属窒化物で形成

することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 又は 2 において、前記吸収率の高い不透明層は、タングステンシリサイド (WSi_2)、モリブデンシリサイド (MoSi_2)、チタンシリサイド (TiSi_2)、タンタルシリサイド (TaSi_2)、クロムシリサイド (CrSi_2)、コバルトシリサイド (CoSi_2) 又は白金シリサイド (PtSi_2) で形成することを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至 5 のいずれか一項において、前記ガラス基板は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が 60% 以上であり、前記吸収率の高い不透明層は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が 30% 以下であることを特徴とする半導体装置の作製方法。

【請求項 7】

第 1 熱源からの輻射加熱により、ガラス基板の全面を加熱する第 1 熱処理工程と、

前記ガラス基板上に、島状に分離形成した半導体層と、前記半導体層の上面及び側面を被覆する絶縁層と、前記半導体層に重畳する不透明層を形成し、

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を輻射する第 2 熱源からの輻射により、前記不透明層が形成された領域を選択的に加熱して、前記不透明層からの伝導加熱により、前記半導体層及び前記絶縁層の熱処理を行う第 2 熱処理工程とを含むことを特徴とする半導体装置の作製方法。

【請求項 8】

第 1 熱源からの輻射加熱により、ガラス基板の全面を加熱する第 1 熱処理工程と、

前記ガラス基板上に、島状に分離形成した半導体層と、前記半導体層の上面及び側面を被覆する酸化シリコン膜と窒化シリコン膜の積層体から成る絶縁層と、前記半導体層に重畳する不透明層を形成し、

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を輻射する第 2 熱源からの輻射により、前記不透明層が形成された領域を選択的に加熱して

、前記不透明層からの伝導加熱により、前記半導体層及び前記絶縁層の熱処理を行う第2熱処理工程とを含むことを特徴とする半導体装置の作製方法。

【請求項9】

請求項7又は8において、前記不透明層は、モリブデン (Mo)、タングステン (W)、チタン (Ti) 又はクロム (Cr) の高融点金属で形成することを特徴とする半導体装置の作製方法。

【請求項10】

請求項7又は8において、前記不透明層は、窒化チタン (TiN)、窒化タンタル (Ta₂N) 又は窒化タングステン (WN) の金属窒化物で形成することを特徴とする半導体装置の作製方法。

【請求項11】

請求項7又は8において、前記不透明層は、タングステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂) 又は白金シリサイド (PtSi₂) で形成することを特徴とする半導体装置の作製方法。

【請求項12】

請求項7乃至11のいずれか一項において、前記ガラス基板は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が60%以上であり、前記不透明層は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が30%以下であることを特徴とする半導体装置の作製方法。

【請求項13】

請求項1乃至12のいずれか一項において、前記第2熱処理工程の温度は、前記ガラス基板の歪み点以上の温度で行うことを特徴とする半導体装置の作製方法。

【請求項14】

ガラス基板の全面を加熱する段階とその後室温まで冷却する段階を含み、該ガラス基板を収縮させる第1熱処理と、

前記ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉

性の電磁波の吸収率が、前記ガラス基板とは異なり、該吸収率の高い不透明層を島状に分離して形成し、

前記非可干渉性の電磁波の輻射熱で、前記電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱する第2熱処理とを含むことを特徴とする熱処理方法。

【請求項15】

ガラス基板の全面を加熱する段階とその後室温まで冷却する段階を含み、該ガラス基板を収縮させる第1熱処理と、

前記ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率が、前記ガラス基板とは異なり、該吸収率の高い不透明層を絶縁膜を介して島状に形成した半導体層と重畳するように形成し、

前記非可干渉性の電磁波の輻射熱で、前記電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱して、前記電磁波の吸収率の高い不透明層からの伝導加熱により、前記絶縁膜及び半導体層を加熱する第2熱処理とを含むことを特徴とする熱処理方法。

【請求項16】

請求項14又は15において、前記吸収率の高い不透明層は、モリブデン (Mo)、タンゲステン (W)、チタン (Ti) 又はクロム (Cr) の高融点金属で形成することを特徴とする熱処理方法。

【請求項17】

請求項14又は15において、前記吸収率の高い不透明層は、窒化チタン (TiN)、窒化タンタル (Ta₂N₅) 又は窒化タンゲステン (WN) の金属窒化物で形成することを特徴とする熱処理方法。

【請求項18】

請求項14又は15において、前記吸収率の高い不透明層は、タンゲステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂) 又は白金シリサイド (PtSi₂) で形成することを特徴とする熱処理方法。

【請求項 1 9】

請求項 1 4 乃至 1 8 のいずれか一項において、前記ガラス基板は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が 6 0 % 以上であり、前記吸収率の高い不透明層は、前記可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が 3 0 % 以下であることを特徴とする熱処理方法。

【請求項 2 0】

請求項 1 4 乃至 1 9 のいずれか一項において、前記第 2 熱処理工程の温度は、前記ガラス基板の歪み点以上の温度で行うことを特徴とする熱処理方法。

【発明の詳細な説明】**【0 0 0 1】****【発明の属する技術分野】**

本発明は、絶縁表面を有する基板上に半導体層及び絶縁層を積層した構造をもつ半導体素子を備えた半導体装置の作製方法に関し、特に、ガラスなど耐熱温度が低い素材を基板とする半導体装置の製造に際して有効な技術に関する。

また、本発明は、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を照射して加熱を行う熱処理方法に関し、特に、ガラスなど耐熱温度が低い素材を基板とする場合に有効な技術に関する。

【0 0 0 2】**【従来の技術】**

ガラスを基板として、レーザーアニールで結晶化した多結晶シリコンを用いて薄膜トランジスタ (Thin Film Transistor: T F T) を作製する技術が開発されている。この用途におけるガラス基板の材質は、歪み点が 7 0 0 ℃ 以下であるバリウムホウケイ酸ガラスやアルミノシリケートガラスなどが使われている。従って、T F T の製造プロセスで許容される最高温度は、ガラス基板が変形しない歪み点以下の温度となり、シリコンの結晶化及びシリコンに添加したドナー又はアクセプタ不純物の活性化処理として、レーザーアニールや瞬間熱アニール (Rapid Thermal Anneal: R T A) 技術の重要性が高まっている。

【0 0 0 3】

R T A は数マイクロ秒～数十秒の期間に瞬間的に加熱する熱処理技術であり、

ハロゲンランプなどから輻射される可視光域から赤外域の波長の電磁波をもってアニールするものである。このRTA技術を使ってガラス基板上の多結晶シリコン膜に注入したn型不純物を活性化する技術として、RTAによる熱を効果的に作用させるために、ガラス基板と多結晶シリコン膜との間に形成した金属層に熱を蓄積する方法が開示されている（例えば、特許文献1参照）。

【0004】

【特許文献1】

特開2001-102585号公報（第5-6頁、第1図参照）。

【0005】

【発明が解決しようとする課題】

ところで、単結晶シリコン基板に作り込むMOSトランジスタの製造技術では、900℃以上の温度でシリコンの表面を酸化する熱酸化膜が有効に利用されている。一方、前述のガラス基板は、高温で熱処理すると基板の変形（収縮による寸法変化や反り）が生じ、集積回路のデザインルール（設計ルール）によってはサブミクロンのレベルでマスクの位置合わせをしなければいけない光露光工程で支障が生じる。すなわち、半導体層とゲート電極の重ね合わせやコンタクトホールなどの相対的な位置がずれてしまい、当初設計した寸法で素子を完成させることが不可能となる。その影響は集積回路の高密度化（素子の微細化）が進むにつれ顕在化してくる。

【0006】

従って、ガラスなどを素材とする基板に形成するTFTの主要部であるゲート絶縁膜などは、プラズマCVD法やスパッタリング法のように化学的又は物理的な反応を利用して被膜を堆積する技術が多くの場合採用されている。

【0007】

しかしながら、プラズマCVD法やスパッタリング法は、プラズマを利用した反応であり、プラズマ中の高エネルギー粒子により成膜面が損傷を受けて堆積される膜に欠陥やピンホールが発生し、また固定電荷や界面準位が多く形成されてしまう欠点が指摘されている。また、数原子%の水素が膜中に含まれることで、熱的な安定性が欠落し、膜中にある水素は比較的低温で解離するので素子特性の

不安定性を内包する要因となっている。

【0008】

その一方で、TFTを用いて形成する集積回路の微細化の進展により、スケーリング則に基づくゲート絶縁膜の薄膜化が必要となって来る。すなわち、ゲート絶縁膜の厚さを維持したまま、TFTの平面的寸法のみを小さくしても、特性のばらつきが大きくなり、TFTの駆動能力も向上しないので結局はそれを使った装置の高性能化を実現することが不可能となる。

【0009】

しかし、シリコンを900℃以上の温度で酸化する清浄な熱酸化膜と異なり、所詮400℃以下の温度で堆積形成する酸化シリコン膜や窒化シリコン膜などでは固定電荷や界面準位密度の影響が露呈し、しきい値電圧の変動やゲートリークを低減することは実質的に不可能であった。

【0010】

熱処理による膜質の改質は、それが熱活性化型の反応であれば、より高温でその効果を発現させることができる。しかし、上記特許文献1であるように、ガラス基板と多結晶シリコン膜との間に形成した金属膜で熱を蓄積する方法では素子の形状に制限を受けるし、本当に必要な部位に効果的な熱処理を行うことが出来ない。例えば、半導体層上に形成したゲート絶縁膜の熱処理による改質を効果的に行うことが不可能である。

【0011】

本発明は、上記問題点を鑑みなされたものであり、ガラスなど熱的に脆い基板上に形成するTFTなどの薄膜素子において、その製造工程の熱処理による基板の収縮の影響を無くして、緻密で高品質の絶縁膜を形成する技術、並びにそれを用いて高性能で高信頼性を実現する半導体装置を適用することを目的とする。また、別には、優れた絶縁層を用いたトランジスタを構成素子とする大面積集積回路を有する半導体装置を提供することを目的とする。

【0012】

【課題を解決するための手段】

本発明の要旨は、ガラスなど熱的に脆い基板を用いてTFTに代表されるよう

な複数の薄膜を積層して構成される薄膜素子を形成する工程において必要となる熱処理を、該基板に熱的な損傷を与えることなく行うために、薄膜素子が形成される基板の特定部分に、熱源からの輻射を吸収する被膜を局所的に形成して熱処理（好ましくは熱源としてランプを用いる瞬間熱アニールである）を行うものである。すなわち、本発明において適用する基板は、熱源からの輻射の吸収率が低く加熱されにくい素材が適用され、当該基板の主表面上に熱源からの輻射を吸収する被膜を局所的に設けて熱処理（好ましくは熱源としてランプを用いる瞬間熱アニールである）を行うものである。そして、当該被膜からの伝導加熱により、対象とする構造物を加熱して熱処理を行うものである。

【0013】

TFTの作製工程では、半導体層の結晶化、注入したドナー又はアクセプタ元素の活性化、又は水素化処理を目的とした熱処理工程が複数回組み込まれている。ガラス基板は高温での熱処理で収縮する性質を有しているが、それは400℃程度では殆ど問題とならず、500℃以上では数百から数千ppmの割合で収縮が起こる。従って、基板上に基準となるマーカーを形成する前に最高温度となる熱処理を行い、以降はその温度以上には加熱しないようにすることが望ましい。

【0014】

このような本発明の要旨は、以下に示す構成を包含することができる。

【0015】

第1熱源からの輻射加熱により、ガラス基板の全面を加熱する第1熱処理工程と、ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率が、ガラス基板とは異なり該吸収率の高い不透明層を島状に分離して形成し、非可干渉性の電磁波を輻射する第2熱源で、電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱する第2熱処理工程とを含む半導体装置の作製方法である。

【0016】

第1熱源からの輻射加熱により、ガラス基板の全面を加熱する第1熱処理工程と、ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率が、ガラス基板とは異なり該吸収率の高い不透明層を、絶縁膜

を介して島状に形成した半導体層と重畳するように形成し、非可干渉性の電磁波を輻射する第2熱源で、電磁波の吸収率の高い不透明層が形成された領域を選択的に加熱して、その不透明層からの伝導加熱により半導体層及び前記絶縁層の熱処理を行う第2熱処理工程とを含む半導体装置の作製方法である。

【0017】

この発明の構成において、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率の高い不透明層は、モリブデン (Mo)、タングステン (W)、チタン (Ti) 又はクロム (Cr) などの高融点金属、或いは、窒化チタン (TiN)、窒化タンタル (Ta₂N₃) 又は窒化タングステン (WN) の金属窒化物、或いは、タングステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂) 又は白金シリサイド (PtSi₂) で形成する。これらの材料を用い、10～50nm、好ましくは20～40nmの厚さの膜は可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が50%以下、好ましくは30%以下であり、同じ波長域の非可干渉性の電磁波の透過率が60%以上のガラス基板と組み合わせることにより、当該吸収率の高い不透明層を形成した領域を選択的に加熱することができる。すなわち、ガラス基板上における熱処理の必要な領域のみを選択的に加熱することができる。この構成により、第2の熱処理温度はガラス基板の歪み点以上の温度（吸収率の高い不透明層領域において）で行うことができ、熱処理効果を高めることができる。

【0018】

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波は、タングステンハロゲンランプ、メタルハライドランプ、キセノンフラッシュランプなどから輻射されるものであり、可視光、赤外光、又は可視光及び赤外光の波長域の光を含んでいる。

【0019】

第1熱源からの輻射加熱により、ガラス基板の全面を加熱する第1熱処理工程と、ガラス基板上に島状に分離形成した半導体層と半導体層の上面及び側面を被

覆する絶縁層と該半導体層に重畳する不透明層を形成し、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を輻射する第2熱源からの輻射により不透明層が形成された領域を選択的に加熱して、その不透明層からの伝導加熱により半導体層及び前記絶縁層の熱処理を行う第2熱処理工程とを含む半導体装置の作製方法である。

【0020】

第1熱源からの輻射加熱により、ガラス基板の全面を加熱する第1熱処理工程と、ガラス基板上に島状に分離形成した半導体層と半導体層の上面及び側面を被覆する酸化シリコン膜と窒化シリコン膜の積層体から成る絶縁層と半導体層に重畳する不透明層を形成し、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を輻射する第2熱源からの輻射により不透明層が形成された領域を選択的に加熱して、その不透明層からの伝導加熱により半導体層及び前記絶縁層の熱処理を行う第2熱処理工程とを含む半導体装置の作製方法である。

【0021】

この発明の構成において、不透明層は、モリブデン (Mo)、タングステン (W)、チタン (Ti) 又はクロム (Cr) の高融点金属、或いは、窒化チタン (TiN)、窒化タンタル (Ta₂N) 又は窒化タングステン (WN) の金属窒化物、或いは、タングステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂) 又は白金シリサイド (PtSi₂) で形成する。これらの材料を用い、10～50nm、好ましくは20～40nmの厚さの膜は可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が50%以下、好ましくは30%以下であり、同じ波長域の非可干渉性の電磁波の透過率が60%以上のガラス基板と組み合わせることにより、当該不透明層を形成した領域を選択的に加熱することができる。すなわち、ガラス基板上における熱処理の必要な領域のみを選択的に加熱することができる。この構成により、第2の熱処理温度はガラス基板の歪み点以上の温度（不透明層を形成した領域において）で行うことができ、熱処理効果を高めることができる。

【0022】

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波は、タンゲステンハロゲンランプ、メタルハライドランプ、キセノンフラッシュランプなどから輻射されるものであり、可視光、赤外光、又は可視光及び赤外光の波長域の光を含んでいる。

【0023】

以上において、ガラス基板上に作製するトランジスタは、チャネル長が0.3～3 μ m以下、好ましくは0.35～1.5 μ m以下であって、低濃度ドレイン(Lightly Doped Drain: LDD)を有するnチャネル型TFTを含む半導体装置に適用することができる。すなわち、ガラス基板上の特定部位(トランジスタが形成される領域)を選択的に加熱することにより、ガラス基板の熱的な収縮が抑制されるので、マスク位置合わせの精度を確保することができ、デザインルールの縮小に十分対応することができる。

【0024】

また、本発明の他の形態は、以下に示す熱処理方法である。

【0025】

ガラス基板の全面を加熱する段階とその後室温まで冷却する段階を含み該ガラス基板を収縮させる第1熱処理と、ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率がガラス基板とは異なり、該吸収率の高い不透明層を島状に分離して形成し、非可干渉性の電磁波の輻射熱で、電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱する第2熱処理とを含む熱処理方法である。

【0026】

ガラス基板の全面を加熱する段階とその後室温まで冷却する段階を含み該ガラス基板を収縮させる第1熱処理と、ガラス基板上に、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波の吸収率がガラス基板とは異なり、該吸収率の高い不透明層を絶縁膜を介して島状に形成した半導体層と重畳するように形成し、非可干渉性の電磁波の輻射熱で、電磁波の吸収率の高い不透明層が形成された領域を局所的に加熱して、その領域からの伝導加熱により絶縁膜や半導体

層の加熱をする第2熱処理とを含む熱処理方法である。

【0027】

この発明の構成において、吸収率の高い不透明層は、モリブデン (Mo)、タングステン (W)、チタン (Ti) 又はクロム (Cr) の高融点金属、或いは、窒化チタン (TiN)、窒化タンタル (Ta₂N₅) 又は窒化タングステン (WN) の金属窒化物、或いは、タングステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂) 又は白金シリサイド (PtSi₂) で形成する。これらの材料を用い、10～50nm、好ましくは20～40nmの厚さの膜は可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が50%以下、好ましくは30%以下であり、同じ波長域の非可干渉性の電磁波の透過率が60%以上のガラス基板と組み合わせることにより、当該吸収率の高い不透明層を形成した領域を選択的に加熱することができる。すなわち、ガラス基板上における熱処理の必要な領域のみを選択的に加熱することができる。この構成により、第2の熱処理温度はガラス基板の歪み点以上の温度（吸収率の高い不透明層領域において）で行うことができ、熱処理効果を高めることができる。

【0028】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。

【0029】

本発明は基板上に半導体、絶縁体又は導電体の薄膜を適宜積層して形成する薄膜素子において、その作製工程において必要となる熱処理の効果を有効に発現させるものである。特に本発明は、歪み点温度が700℃以下であるガラスなど熱的に脆い基板を用いてTFTに代表される薄膜素子を形成する工程において、必

要とする熱処理を該基板に熱的な損傷を与えず、当該基板表面に光露光工程により形成したパターンの寸法変化を抑えるために、基板上であって当該薄膜素子を形成する特定部位を選択的に加熱するものである。そのために、熱源からの輻射を受けてその部位の温度を上昇させることが可能な被膜を局所的に形成して熱処理を行うものである。そして、局所的に形成した被膜からの伝導加熱により、基板上に形成した熱処理の対象物を加熱して熱処理を行うものである。

【0030】

その目的に適合する熱処理の方法は、熱源に非可干渉性の電磁波を輻射するものであって、例えばタングステンハロゲンランプ、メタルハライドランプ、キセノンフラッシュランプなど、少なくとも可視光域から赤外域の波長域の電磁波を輻射する熱源を用いたランプアニール法又は瞬間熱アニール（RTA）法と呼ばれる熱処手段を用いる。

【0031】

本発明に適用する熱処理装置の一例を図3に示している。この熱処理装置の主要部はタングステンハロゲンランプを熱源202として、その輻射を透過するように石英などで形成される反応管201、反応管201内に不活性気体を供給する気体供給手段205、反応管201内の気体を排出する排気手段206、反応管201内にあって熱源202の輻射により、被処理物の温度を測定する温度検出手段204などで構成されている。

【0032】

反応管201内に載置される基板207の一主表面には、半導体層や絶縁体膜で所定の形状に形作られた構造物と、それを覆う不透明層209が設けられている。熱源202からの輻射はその制御電源203により行い、500～800℃の加熱設定温度に対し100～200℃/秒の昇温速度で加熱する。加熱設定温度は温度検出手段204が検知する温度であり目標とする熱処理温度に相当する。温度検出手段としてはパイロメータを用いている。

【0033】

熱処理温度と熱処理時間との関係は、基板の耐熱温度との兼ね合いで考慮するものであり、アルミノシリケートガラスなどガラス基板に対しては歪み点が一つ

の目安となる。歪み点以下の温度で行う熱処理は、比較的長い時間の加熱が可能であり、300秒以上の加熱も許容される。一方、より積極的に熱処理効果を得るためには歪み点以上の加熱温度が有効であり、その場合には30～300秒、好ましくは60～180秒の加熱時間とする。勿論この加熱時間は積算時間として捉えることも可能であり、熱源202からパルス状に輻射する電磁波での加熱を一回又は複数回繰り返しても良い。

【0034】

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波を輻射する熱源を用いる熱処理方法と、該波長域の電磁波の透過率が60%以上、好ましくは80%以上の基板上に、該電磁波を吸収する不透明層を形成する組み合わせは、基板上の形成物を対象とした局所的な熱処理を可能としている。

【0035】

本発明において適用される基板は可視光域の光に対して透明な物質であり、バリウムホウケイ酸ガラスやアルミノシリケートガラスなど無アルカリガラスと呼ばれ市販されているガラス基板が含まれている。また、石英やサファイアなどを基板として用いても良い。これらの基板は、可視光域から赤外域までの波長域の非可干渉性の電磁波の透過率が60%以上、好ましくは80%以上の特性を有している。また、製造工程における熱履歴によりガラス基板の寸法変化を低減するために、最初にガラス歪み点と同程度の温度で長時間の熱処理を行い、予めガラス基板を収縮させておく。ガラス基板の熱収縮は、高温で熱処理する程、室温に戻したときの収縮量が大きく、冷却過程で徐冷するほど収縮量が大きくなる。

【0036】

少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波に対する不透明層としてはモリブデン (Mo)、タングステン (W)、チタン (Ti) などの高融点金属、窒化チタン (TiN)、窒化タンタル (Ta₂N₃)、窒化タングステン (WN) などの金属窒化物、タングステンシリサイド (WSi₂)、モリブデンシリサイド (MoSi₂)、チタンシリサイド (TiSi₂)、タンタルシリサイド (TaSi₂)、クロムシリサイド (CrSi₂)、コバルトシリサイド (CoSi₂)、白金シリサイド (PtSi₂) などのシリサイドである。また、リ

ンやボロンをドーピングした多結晶シリコンを用いても良い。

【0037】

図4は、アルミノシリケートを素材とする厚さ0.7mmのガラス基板の透過率と反射率を示すグラフである。また、同図にはタングステンハロゲンランプの輻射スペクトルが同じ波長軸で挿入されている。可視光域から赤外域まで分布する熱源の輻射スペクトルの波長範囲においてガラス基板の透過率は90%以上の値を有している。このため熱源の輻射に晒されても基板は加熱されにくい。一方、図5は、当該不透明層であるタングステン(W) (厚さ50nm)、チタン(Ti) (厚さ50nm)、窒化チタン(TiN) (厚さ50nm)、窒化タンタル(TaN) (厚さ30nm)の透過率と反射率を示すグラフである。これらの金属又は金属窒化物は、300~800nmの波長帯で透過率が70%以下であり、また反射率が20%以下である。図4と図5を対比して明らかなように、照射するパルス光に対して、その波長で吸収体となる性質を有する光吸収層を、当該スペクトルに対し透明な基板上に部分的に形成することで、光吸収層に選択的に光を吸収させ、局所的な加熱をすることができる。

【0038】

図6は、図3で示す構成の熱処理装置を用い、熱源への投入電力を一定として上記ガラス基板と、同様のガラス基板上に30nmの厚さに形成した窒化タンタル(TaN)の温度と照射時間の関係を示すグラフである。図6において、(A)は熱源への投入電力が3.9kWの場合であり、ガラス基板の温度が415℃程度までしか上昇しないのに対し、窒化タンタル(TaN)付きの基板の温度は715℃まで上昇している。その温度は電力投入後およそ60秒で飽和している。また、(B)は投入電力が3.3kWの場合であり、ガラス基板の温度が405℃程度までしか上昇しないのに対し、窒化タンタル(TaN)付きの基板の温度は655℃まで上昇している。(C)は投入電力が2.7kWの場合であり、ガラス基板の温度が405℃程度までしか上昇しないのに対し、窒化タンタル(TaN)付きの基板の温度は618℃まで上昇している。このように、窒化タンタル(TaN)付きの基板の温度は投入電力に依存して変化しており制御可能である一方、ガラス基板の温度は400℃程度にしか温度が上昇せず、投入電力の依存性が

観測されていない。

【0039】

図7は、上記ガラス基板と、同様のガラス基板上に30nmの厚さに形成した窒化タンタル（Ta₂N₅）と、シリコンウエハーの温度（飽和した温度）と投入電力の関係を示すグラフである。ガラス基板と窒化タンタル（Ta₂N₅）とは200～300℃の温度差が生じており、窒化タンタル（Ta₂N₅）があると熱源からの輻射により加熱されやすいことを示している。

【0040】

しかし、熱源からの輻射により加熱されやすい窒化タンタル（Ta₂N₅）などの不透明層と、それに比して加熱されにくいガラス基板との組み合わせは、不透明層が配線状に基板全面に分布している場合には、熱歪みが著しく大きくなりガラス基板自体の破損が生じる。これを防止するには、不透明層を島状に分割して形成し、その総面積はガラス基板表面積の20%以下、好ましくは15%以下とする。また、その一辺の長さはガラス基板の板厚と同じかそれ以下、好ましくは1/5以下とする。不透明層を島状に分散して形成することにより、熱処理時においてもガラス基板にかかる熱歪みが分散して、ガラス基板の破損を防ぐことができる。

【0041】

図1は本発明に係る熱処理の詳細を説明するものである。図1（A）は基板上に形成された半導体層や絶縁層と不透明層の配置と熱源との位置関係を示す断面構造図である。第1絶縁層102、島状に形成された半導体層103、第2絶縁層104、105、少なくとも可視光域から赤外域までの波長域の非可干渉性の電磁波に対する不透明層106が形成された基板101を熱源107の輻射で熱処理をする形態を示している。熱源107は上記半導体層103や不透明層106などが形成された基板101の第1主表面に対向して配置してそのほぼ全面を照射するように行う。また、熱源を当該第1主表面とは反対側の第2主表面側にも配置して両面から照射しても良いし、いずれか一方の片面側から行えば良い。

【0042】

不透明層106は半導体層103を覆い、その端部は半導体層103の端部の

外側に位置するように形成する。基板 101 においても、不透明層 106 が形成された領域と、そうでない領域とは必然的に上昇する温度は異なるので、熱ストレスはその境界部 108 に集中する。この部位に半導体層 103 を配置しないことで熱ストレスによる歪みを無くしている。図 1 (B) はその上面図であり、半導体層 103 上に形成する不透明層 106 が張り出す長さ x 、 y は $1 \sim 5 \mu\text{m}$ 、好ましくは $2 \sim 3 \mu\text{m}$ である。半導体層 103 と同様に島状に形成する不透明層 106 は、局所的に設けてその領域が選択的に加熱されるようにして、基板 101 の全体の歪みを防止している。その効果を有利に発現させるためには、一つの島状に形成された不透明層 106 の一辺の長さは基板 101 の板厚と同程度かそれ以下とする。特に好ましくは一辺が基板の板厚の $1/5$ 以下とする。不透明層 106 の一辺の長さがそれ以上となると、結局は基板を歪ませる力が優位となり、基板を变形させることになってしまう。

【0043】

不透明層 106 は熱処理後に全体を除去しても良いし、有効利用する目的においてはエッチング加工して配線や電極部材の一部としても良い。図 2 (A) (B) は不透明層 106 の一部を残存させてゲート電極の一部とするものである。当初の不透明層 106 をエッチング加工で端部を後退させ所定の形状とする。金属、金属窒化物、シリサイドなどで形成された不透明層は導電性を有し、所望の形状にエッチング加工するとゲート電極を作り込むことができる。不透明層から形成される第 1 導電層 109 上には第 2 導電層 110 を形成して、全体としてはトップハット型のゲート電極を形作っても良い。

【0044】

第 1 導電層 109 と第 2 導電層 110 で成るトップハット型のゲート電極は、その特徴的な形状を利用してゲートオーバーラップ LDD 構造の TFT を形成することができる。これは、第 1 導電層 109 の厚さと第 2 導電層 110 の厚さを異ならせて後者を厚くすることにより、イオンの阻止能を持たせて第 1 導電層 109 とオーバーラップをする不純物領域 111 を形成することで実現する。図 2 (B) はこの構造の上面図であり、第 1 導電層 109 と第 2 導電層 110 とで形成されるゲート電極において、チャンネル長 (ゲート長) (L_i) は第 2 導電層 1

10の長さで確定され、ゲートオーバーラップLDDの長さ(L_{ov})は第1導電層109の突出部の長さがこれに相当する。

【0045】

本発明の好ましい態様としてゲート絶縁膜には、シリコンをターゲットとして、酸素又は酸素と希ガスを含む雰囲気中で高周波電力を印加してスパッタリング法により形成する酸化シリコン膜と、窒素又は窒素と希ガスを含む雰囲気中で高周波電力を印加してスパッタリング法により形成する窒化シリコン膜との積層体を用いる。当該積層体は400℃以下、好ましくは300℃以下の基板加熱温度で堆積形成するものであり、成膜後それより高い温度の熱処理により積層界面欠陥密度や膜中欠陥密度及び歪みなどを低減させることが可能となる。好適には600～800℃の温度で熱処理する。熱処理においては図1に示すように基板101の特定部位に局所的に導電層を設けて、その部位を30～300秒（好ましくは60～180秒）の加熱時間で局所的に加熱することによって前記温度範囲であっても歪み点が700℃以下の熱的に脆いガラス基板に対して、熱による歪みを抑えることが可能となり、積層界面欠陥密度や膜中欠陥密度及び歪みなどを低減させることが可能となる。

【0046】

高周波スパッタリングにより、シリコンをターゲットとして酸化シリコン及び窒化シリコン膜を形成する場合、酸化シリコン膜の主要な成膜条件としては、ターゲットにシリコンを用い、酸素又は酸素と希ガスをスパッタガスとして用いる。窒化シリコン膜も同様にシリコンターゲットを用い、窒素又は窒素と希ガスをスパッタガスとして用いる。印加する高周波電力の周波数は、典型的には13.56MHzであるが、それより高い27～120MHzの周波数を適用しても良い。周波数の増加に従って成膜の機構はより化学的反応が優先的となり、緻密で下地へのダメージが少ない膜形成が期待できる。スパッタガスとして用いる希ガスは、基板を加熱するためのガスとして図6で示したように基板の裏側から導入して用いる場合もある。基板の加熱温度は、特に加熱をせず室温の状態で成膜をしても良いが、下地との密着性をより高めるには100～300℃、好ましくは150～200℃で加熱をすると良好な密着性が得られる。

【0047】

本発明が適用するスパッタリング法は、酸素と希ガス又は窒素と希ガスとの混合比が最大で1対1となる範囲内で選択するものであり、特に酸素や窒素のラジカル種を積極的に反応に利用することで従来のイオン衝撃による物理的なスパッタリング現象による成膜メカニズムとは異なる。すなわち、ターゲット表面及び被膜堆積表面において酸素又は窒素のラジカルとシリコンとが相互に反応させることを特徴とする点で化学的な成膜メカニズムが支配的となっていると考えることができる。

【0048】

つまり、ターゲットに高周波電力の印加によりグロー放電プラズマが形成されると、酸素又は窒素のラジカルの中で化学的に極めて活性なものは、低エネルギーでもシリコンと反応して酸化物又は窒化物を形成する。つまり、ターゲット表面に拡散した酸素又は窒素の活性なラジカルは、シリコンと反応して酸化物又は窒化物を形成する。シリコンの酸化物又は窒化物は安定であるが、ターゲット表面に水素イオンがシース電界で加速されて入射すると、スパッタリングされ気相中に放出される。グロー放電プラズマ中を拡散するシリコンの酸化物又は窒化物は、プラズマ中でも気相反応をして一部は基板表面に達する。そこでシリコンの酸化物又は窒化物は表面反応して被膜が形成される。表面反応においてもプラズマ電位と接地電位との電位差により加速されて入射するイオン種の援助が作用していると考えられる。

【0049】

このような成膜機構は、供給する酸素や窒素よりも希ガスの混合割合を高めてしまうと、希ガスイオンによるスパッタリングが支配的となり（つまり物理的なスパッタリングが支配的となり）実現することはできない。理想的には、酸素又は窒素ガスのみとすれば良いが、成膜速度が著しく低下するので、希ガスとの混合比が最大で1対1となる範囲内で選択することが好ましい。

【0050】

勿論、確率的にはシリコンの微小な塊（クラスター）がスパッタリングされて堆積する被膜中に混入する場合もある。酸化シリコン膜又は窒化シリコン膜中に

取り込まれたシリコンクラスターは電荷を捕獲する欠陥となりヒステリシスを生じさせる原因となる。スパッタリングによるこの種の被膜を形成した後に行う熱処理は、この欠陥を消滅させるのに有効な手段となる。すなわち、酸素又は窒素を供給してシリコンクラスターを酸化又は窒化させることにより、荷電欠陥の生成を消滅させることができる。酸化又は窒化反応は、気相中から供給する酸素又は窒素に限定されず、膜中に含まれる過剰な酸素又は窒素と反応させても良い。

【0051】

また、酸化シリコン膜は、この高周波スパッタリング法の他に、0.1～5 MPaの酸化雰囲気中で100～600℃の熱処理を行う、所謂高圧酸化法を用いても良い。高圧酸化法は、低温でもシリコンの酸化反応が進み、熱酸化膜と同等の緻密な酸化膜を形成することができる。この方法で形成した酸化シリコン膜と、上記高周波スパッタリング法で作製する窒化シリコン膜の積層体をゲート絶縁膜とする。

【0052】

以上のように、本発明によれば、シリコンターゲットを用いた高周波スパッタリング法と熱処理を組み合わせることにより、基板温度が300℃以下の温度で、熱的に脆いガラス基板上においても緻密で熱的及び電気的な外因性のストレスに対して安定な酸化シリコン膜及び窒化シリコン膜を得ることができる。このような酸化シリコン膜及び窒化シリコン膜とその積層体は、絶縁ゲート型電界効果トランジスタであり、特に熱的に脆いガラス基板上に形成する薄膜トランジスタのゲート絶縁膜として用いると有益となる。勿論、この酸化シリコン膜及び窒化シリコン膜、或いはその積層体はゲート絶縁膜に限定されず、半導体層と基板間の形成する下地絶縁膜や、配線間を絶縁する層間絶縁膜、外部からの不純物の侵入を阻止する保護膜など様々な用途に適用することができる。

【0053】

上記本発明に係る熱処理の方法を用いた半導体装置の態様について、以下に図面を用いて詳細に説明する。

【0054】

(第1の実施の形態)

シリコンをターゲットとして高周波スパッタリング法で形成する酸化シリコン膜と窒化シリコン膜を積層させ熱処理を行った積層体に、本発明の局所加熱方式の熱処理を加えてゲートオーバーラップLDD構造のTFTを完成させる一形態について説明する。

【0055】

図8はガラス基板上に結晶性シリコン膜を形成する工程を示す図である。基板201に対し、本発明において適用することのできるものは、バリウムホウケイ酸ガラス、アルミノホウケイ酸ガラス、アルミノシリケートガラスなどを素材とするガラス基板が適している。例えばコーニング社製の1737ガラス基板（歪み点667℃）、コーニング社製の#1737（歪み点667℃）などであり、勿論他の同様な基板であれば特段の限定はない。勿論、耐熱温度が1000℃以上である合成石英基板を適用しても良い。このガラス基板は、素ガラスの状態で640℃で4時間の熱処理を行い、降温時に450℃までを0.2℃/minの速度で徐冷する。この熱処理により、以降の製造工程において、ガラス歪み点温度であって550℃程度の熱処理であれば基板の熱収縮を20ppm以下に抑えることができる。

【0056】

そして、図8（A）で示すように、ガラス基板201上に酸化シリコン膜、窒化シリコン膜又は酸窒化シリコン膜（ SiO_xN_y ）等の絶縁膜から成る第1絶縁層202を形成する。代表的には SiH_4 、 NH_3 、及び N_2O を反応ガスとしてプラズマCVDにより400℃の基板加熱温度で成膜され窒素含有量が酸素含有量よりも多い又は同程度の第1酸窒化シリコン膜と、 SiH_4 、及び N_2O を反応ガスとしてプラズマCVDにより400℃の基板加熱温度で成膜され酸素含有量が窒素含有量よりも多い第2酸窒化シリコン膜を積層形成する構造である。

【0057】

この構成において、第1酸窒化シリコン膜を高周波スパッタリング法で形成する窒化シリコン膜と置き換えても良い。当該窒化シリコン膜はナトリウム（Na）などガラス基板に微量に含まれるアルカリ金属が拡散するのを防ぐことができる。

【0058】

TFTのチャネル部やソース及びドレイン部を形成する半導体層は、第1絶縁層202上に形成した非晶質シリコン膜203を結晶化して得る。プラズマCVD法で300℃の基板加熱温度で成膜する非晶質シリコン膜は20～60nmの厚さで形成する。この膜の厚さの上限はTFTのチャネル形成領域において完全空乏型として動作させるための上限値である。また、この膜厚の下限値はプロセス上の制約であり、結晶性シリコン膜のエッチング工程において選択加工する場合に必要な最小値として決めている。半導体層は非晶質シリコン膜に換えて非晶質シリコンゲルマニウム ($\text{Si}_{1-x}\text{Ge}_x$; $x=0.001\sim0.05$) 膜を適用しても良い。

【0059】

結晶化はニッケル (Ni) など半導体の結晶化に対し触媒作用のある金属元素を添加して結晶化させて行う。図8 (A) ではニッケル (Ni) 含有層204を非晶質シリコン膜203上に保持させた後、輻射加熱又は伝導加熱による熱処理で結晶化を行う。例えば、ランプの輻射を熱源としたRTA、又は加熱された気体を用いるRTA (ガスRTA) で設定加熱温度740℃で180秒のRTAを行う。設定加熱温度は、パイロメータで測る基板の温度であり、その温度を熱処理時の設定温度としている。他の方法としては、ファーネスアニール炉を用いて550℃にて4時間の熱処理があり、これを用いても良い。結晶化温度の低温化及び時短化は触媒作用のある金属元素の作用によるものである。

【0060】

結晶性シリコン膜207に対し、更に結晶性を向上させるためパルス発振のエキシマレーザー、或いはパルス発振のCr、Nd、Er、Ho、Ce、Co、Ti又はTmがドーピングされたYAG、YVO₄、YLF、YAlO₃などの結晶を使ったレーザーの第2高調波を照射するレーザーアニールを行う。レーザーアニールでは当該レーザー発振器を光源とするレーザー光206を光学系にて線状に集光して照射する (図8 (B))。

【0061】

こうして結晶性シリコン膜208を形成する (図8 (C))。パルスレーザー

光を照射した場合には、表面の平坦性が損なわれて多数の凸状物が形成される場合がある。表面に形成された多数の凸状物をなくして平滑性を高めるにはオゾン水含有水溶液による酸化処理と、フッ酸含有水溶液による酸化膜除去処理を1回、好ましくは複数回繰り返すことで実現することができる。チャンネル長0.35～2.5 μm のTFTを作製するために、ゲート絶縁膜の実質的な厚さを20～80nmと、結晶性シリコン膜の表面の平滑性に関し、凹凸形状の最大値を10nm以下好ましくは5nm以下にする。

【0062】

図9で示すゲッターリングは、結晶性シリコン膜中に含まれる金属などの不純物を除去するために行う。特に、結晶化の工程で意図的に添加した触媒作用のある金属を $1 \times 10^{17}/\text{cm}^3$ 以下の濃度にまで低減するのに有効である。薄膜状に形成した結晶性シリコン膜に対してゲッターリングを行うには、新たにゲッターリングサイトを形成する必要がある。図9では結晶性シリコン膜208上にバリア層209を介在させて非晶質シリコン膜210を形成してゲッターリングサイトとしている。非晶質シリコン膜210にはリンやボロンなどの不純物元素、又はAr、Kr、Xeなどの希ガス元素、酸素、窒素などを $1 \times 10^{20}/\text{cm}^3$ 以上含ませて歪み場を形成する。好ましい形成方法として高周波スパッタリングでArをスパッタガスとして非晶質シリコン膜を形成する。成膜時の基板加熱温度は任意であるが、例えば150℃とすれば十分である。

【0063】

熱処理は、輻射加熱又は伝導加熱により行う。例えば、ランプを熱源とするRTA、又は加熱された気体を用いるRTA（ガスRTA）で750℃で180秒のRTAを行う。或いは、ファーネスアニール炉を用いて550℃にて4時間の熱処理を行う。この熱処理により金属元素は非晶質シリコン膜210側に偏析して、結果的に結晶性シリコン膜208の高純度化をすることができる。熱処理後、非晶質シリコン膜210は NF_3 や CF_4 を用いたドライエッチング、 ClF_3 によるプラズマを用いないドライエッチング、或いはヒドラジンや、テトラエチルアンモニウムハイドロオキシド（化学式 $(\text{CH}_3)_4\text{NOH}$ ）を含む水溶液などアルカリ溶液によるウェットエッチングで除去する。またバリア層209は

フッ酸でエッチング除去する。

【0064】

その後、得られた結晶性シリコン膜 208 を写真蝕刻により所望の形状にエッチング処理して島状に分割する。図 10 (A) で示す半導体層 212 はこうして形成され、TFT のチャネル領域やソース及びドレインなどを形成する主要構成部となる。この半導体層 212 に対し、しきい値電圧をプラス側にシフトするには p 型を付与する不純物元素を、マイナス側にシフトさせるには n 型を付与する不純物元素を添加する。

【0065】

次いで、半導体層 212 上にゲート絶縁膜を形成する酸化シリコン膜 214、窒化シリコン膜 215 を高周波スパッタリング法で成膜して、さらに大気に晒すことなく同一装置内で RTA による熱処理を行う。

【0066】

スパッタリングによる成膜に先立って、半導体層 212 の表面を清浄にするためにオゾン水含有水溶液による酸化処理と、フッ酸含有水溶液による酸化膜除去処理を行い、半導体層 212 の表面をエッチングすると共に水素で表面ダングリングボンドを終端して不活性にする。その後、高周波スパッタリング法によりシリコン (B ドープ、 $1 \sim 10 \Omega \text{cm}$) をターゲットとして酸化シリコン膜を $10 \sim 60 \text{nm}$ の厚さで形成する。代表的な成膜条件は、スパッタガスに O_2 と Ar を用いその混合比 (流量比) を 1 対 3 とする。スパッタリング時の圧力 0.4Pa 、放電電力 4.1W/cm^2 (13.56MHz)、基板加熱温度 200°C とする。この条件により半導体層と界面準位密度が低く、緻密な酸化シリコン膜 213 を形成することができる。また、酸化シリコン膜の堆積に先立って、予備加熱室 103 で減圧下の加熱処理や酸素プラズマ処理などの表面処理を行っても良い。酸素プラズマ処理により表面を酸化しておくことで界面準位密度を低減させることができる。次いで、高周波スパッタリング法にて窒化シリコン膜 214 を $10 \sim 30 \text{nm}$ の厚さで形成する。代表的な成膜条件は、スパッタガスに N_2 と Ar を用いその混合比 (流量比) を 1 対 1 とする。スパッタリング時の圧力 0.8Pa 、放電電力 4.1W/cm^2 (13.56MHz) 基板加熱温度 200°C とする。

【0067】

この積層構造のゲート絶縁膜は、実質的にはその薄膜化と同等の効果を得ることができる。これは酸化シリコンの比誘電率3.8に対し窒化シリコンの比誘電率は約7.5であることに由来している。半導体層の表面の平滑性に関し、凹凸形状の最大値を10nm以下好ましくは5nm以下とし、ゲート絶縁膜において酸化シリコン膜と窒化シリコン膜の2層構造とすることで、当該ゲート絶縁膜の全厚さを30～80nmとしてもゲートリーク電流を低減させ、2.5～10V、代表的には3.0～5.5VでTFETを駆動させることができる。

【0068】

酸化シリコン膜213と窒化シリコン膜214の積層体を形成した後、不透明層215を形成する。不透明層215はモリブデン(Mo)、タングステン(W)、チタン(Ti)などの高融点金属、窒化チタン、窒化タンタル、窒化タングステンなどの金属窒化物、タングステンシリサイド(WSi_2)、モリブデンシリサイド($MoSi_2$)、チタンシリサイド($TiSi_2$)、タンタルシリサイド($TaSi_2$)、クロムシリサイド($CrSi_2$)、コバルトシリサイド($CoSi_2$)、白金シリサイド($PtSi_2$)などのシリサイド、リンやボロンをドーピングした多結晶シリコンなどこの種の材料から選択される。

【0069】

不透明層215の厚さは10～100nm、好ましくは20～50nmとする。不透明層215の膜厚が10nmよりも薄い場合は、熱源からの輻射を十分吸収できず、100nmよりも厚い場合には半導体層側が十分加熱されないので、上記膜厚の範囲が適用される。

【0070】

図10(B)で示すように、タングステンハロゲンランプを熱源216とする熱処理はこの段階で行い、窒素雰囲気中にて600～800℃で30～300秒、好ましくは700～760℃、30～180秒の熱処理を行う。不透明層215が熱源216からの輻射を吸収するため形成された基板201の領域は、他の領域よりも加熱されて局所加熱を可能としている。この処理により、膜中に取り込まれた微小なシリコンクラスターを酸化若しくは窒化させ、また、内部歪みを

緩和して膜中欠陥密度、界面欠陥準位密度を低減させることができる。

【0071】

その後、図10 (C) で示すように、第2導電層217としてタンタル (Ta)、タングステン (W)、チタン (Ti)、モリブデン (Mo)、アルミニウム (Al)、銅 (Cu) から選ばれた元素又は当該金属元素を主成分とする合金材料もしくは化合物材料を堆積する。導電膜215と第2導電層217とを加工してゲート電極を形成するが、その好ましい組み合わせは第導電膜215を窒化タンタル (Ta₃N₅) 膜で形成し、第2導電層217をタングステン (W) とする組み合わせ、第1導電膜215を窒化タンタル (Ta₃N₅) 膜で形成し、第2導電層217をTi膜とする組み合わせである。

【0072】

次に、図11 (A) で示すように、ゲート電極のパターンに合わせてエッチング加工して、不透明層215上に第2導電層218を形成する。次いで、この第2導電層218をマスクとして、一導電型の不純物をドーピングする。不透明層215を通過させて半導体層212に一導電型の不純物を注入し、第1不純物領域219を形成する (図11 (B))。

【0073】

次に、不透明層215、第2導電層218上に酸化シリコン膜などの絶縁層を形成し、異方性エッチングによりサイドスペーサ220を形成する (図11 (C))。このサイドスペーサ220と第2導電層218をドーピング時のマスクとして用い、不透明層215を通して一導電型の不純物が添加された第2不純物領域221を自己整合的に形成する (図11 (D))。

【0074】

一導電型の不純物として、n型不純物 (ドナー) であればリン又はヒ素などの周期律15族元素であり、p型不純物 (アクセプタ) であればボロンなどの周期律13族元素である。これらの不純物を適宜選択することによりnチャネル型又はpチャネル型のTFETを作製することができる。また、nチャネル型とpチャネル型のTFETを同一基板上に作り込むことも、ドーピング用のマスクパターンを追加するのみで容易に実施することができる。

【0075】

図11(E)で示すように、再度、タングステンハロゲンランプを熱源とする局所加熱の熱処理を行い、窒素雰囲気中にて600～800℃で60～300秒、好ましくは650～760℃、60～180秒の熱処理を行う。導電層215が熱源216からの輻射を吸収するため、半導体層212に形成された第2不純物領域212は不純物の活性化が促進され低抵抗化を図ることができる。

【0076】

その後、第2導電層218とサイドスペーサ220をマスクとして不透明層215のエッチングを行う。そして、第3絶縁層222に水素を含有する酸化シリコン膜を SiH_4 、 N_2O 、 NH_3 、 H_2 の混合ガスを用いてプラズマCVD法により基板加熱温度250～350℃で形成する。膜厚は50～200nmの厚さとし、成膜後に窒素雰囲気中で410℃の加熱処理により半導体層の水素化を行う(図12(A))。

【0077】

さらにアクリル又はポリイミドなどを主成分とする感光性又は非感光性の有機樹脂材料で第5絶縁層233を形成する。 Al 、 Ti 、 Mo 、 W などの導電性材料で形成する配線234は第3～第5絶縁層に形成したコンタクトホールに合わせて設ける。第5絶縁膜を有機樹脂材料で形成することで配線間容量が低減し、又表面が平滑化されるため、この層上で配線の高密度化を実現することができる(図12(B))。

【0078】

こうして、ゲートオーバーラップLDD構造のTFETを完成させることができる。本実施の形態の工程によれば、TFETのゲート部を形成する工程において必要とされる熱処理で、半導体層が形成された部分は均一に加熱されるが、他の部分はさほど加熱されず、ガラス基板の収縮がないことから、ゲート部まわりの寸法精度が確保され、チャネル長0.3～1.5 μm のTFETをガラス基板上に形成することを可能とする。そして、シリコンをターゲットとして高周波スパッタリング法で作製する酸化シリコン膜と窒化シリコン膜を積層させ、パターン形成した導電層を用いて局所的に加熱する熱処理を行った積層体をTFETのゲート絶

縁膜に適用することにより、しきい値電圧やサブスレッショルド特性の変動が少ないTF Tを得ることができる。すなわち、水素を含有せず、熱処理により固定電荷などを含まない緻密な酸化シリコン膜又は酸化シリコン膜と窒化シリコン膜の積層体でゲート絶縁膜を形成することが可能であり、TF Tの特性安定化に寄与することができる。

【0079】

(第2の実施の形態)

シリコンをターゲットとして高周波スパッタリング法で形成する酸化シリコン膜と窒化シリコン膜を積層させ熱処理を行った積層体に、本発明の局所加熱方式の熱処理を行ってLDD構造のTF Tを完成させる一形態について説明する。本実施の形態は図13を用いて説明する。なお、以下の説明において、第1の実施の形態と同じものを指す符号は共通して用い、簡単のためその部位の説明は省略する。

【0080】

第1の実施の形態と同様に、図8(A)～図11(A)までの工程を行う。その後、第2導電層218をマスクとして、不透明層215をエッチング除去する。不透明層は第2導電層218と重なる部位に残存する。金属、金属窒化物、シリサイドなどで形成される不透明層215は、エッチングガスとしてCF₄やC₁₂などを用いるが、このエッチングにより下層の窒化シリコン膜214や酸化シリコン膜213が同時にエッチングされてしまう場合があるが、本実施の形態においてその形状変化は何ら影響しないので、半導体層212が露出するようにエッチングしても良い。また、図13に示す様に、酸化シリコン膜を半導体層212上に残存させても良い。その状態で、第1不純物領域219を形成する。第2不純物領域221は、ゲート電極の側壁部にはサイドスペーサ220を形成した後形成する。この工程では、ドーピング処理を行う前に不透明層を除去してしまうので、ゲート電極とオーバーラップする不純物領域は形成されず、LDD構造を作ることができる。

【0081】

以降の工程は第1の実施の形態と同様に行えば、LDD構造のTF Tを完成さ

せることができる。また、本実施の形態の工程と、第1の実施の形態の工程を組み合わせれば、同一基板上にゲートオーバーラップLDD構造のTFETと、LDD構造のTFETを両者併存させて作製することができる。

【0082】

(第3の実施の形態)

本実施の形態は、第1の実施の形態と異なる工程でゲートオーバーラップLDD構造のTFETを作製する態様について示す。なお、以下の説明において、第1の実施の形態と同じものを指す符号は共通して用い、簡単のためその部位の説明は省略する。

【0083】

図14(A)において、基板201上に第1絶縁層202と半導体層212を形成し、その上にマスク240を形成した後、ドーピング処理を行い、第1不純物領域219の形成を行う。

【0084】

マスク240を剥離して、オゾン水とフッ酸を交互に用いたサイクル洗浄やUV(紫外線)オゾン処理で有機物汚染を除去して清浄表面を形成した後、酸化シリコン膜213、窒化シリコン膜214、不透明層215を形成する(図14(B))。

【0085】

その後、第2導電層217を形成する(図14(C))。そして、エッチング処理を行いゲート電極のパターンに加工された第2導電層241を形成する。ゲート電極の位置はマスク240を形成した位置に対応して形成し、第1不純物領域219と重畳させることでゲートオーバーラップ構造をこの段階で作り込む(図14(D))。

【0086】

次いで、図15(A)で示すように、第2導電層241上にマスク242を形成する。このマスク242は第2導電層241を覆うとともに、ゲート電極とオーバーラップしないLDD領域の長さ分だけ半導体層212上にも形成する。この状態で、マスク241を利用してドーピング処理を行い第2不純物領域221

を形成する。

【0087】

その後、第1不純物領域241、第2不純物領域243の活性化とゲート絶縁膜の改質を目的とした熱処理をRTAにより行う(図15(B))。RTAは700~800℃で30~300秒行う。この場合において導電層215が熱源の輻射を吸収して局所的な加熱を可能としている。この熱処理によりゲート絶縁膜の改質と第1不純物領域241、第2不純物領域243の活性化を同時に行うことができる。特に、RTAによりゲート電極とオーバーラップする第1不純物領域の熱処理効果が高められ、活性化率が上がると共に、チャネル形成領域との接合界面の改質も行うことができる。その後、不透明層215のエッチングして、第2導電層241とから成るゲート電極を形成する(図15(C))。

【0088】

本実施の形態の工程では第1不純物領域及び第2不純物領域の活性化と、ゲート絶縁膜の改質を1回のRTAによる熱処理で行うことが可能である。以降の工程は、第1の実施の形態と同様に行えば、LDD領域の一部がゲート電極とオーバーラップし(Lov)、一部がオーバーラップしない(Loff)パーシャルゲートオーバーラップLDD構造のTFETを完成させることができる。

【0089】

(第4の実施の形態)

第3の実施の形態において、図14(D)までの工程を同様に行った後、図16(A)で示すように不透明層215のエッチングを行い、この段階で不透明層215と第2導電層241とから成るゲート電極を形成する。その後、マスク242を形成し、ドーピング処理を行い第2不純物領域221を形成する。

【0090】

その後、図16(B)で示すようにRTAによる局所加熱の熱処理を行い、ゲート絶縁膜の改質及び第1不純物領域219の活性化処理を行い、同様な効を得ることができる。第2不純物領域221の活性化が不十分な場合には、レーザーアニールと組み合わせて実施しても良い。

【0091】

(第5の実施の形態)

第1の実施の形態において、図8(B)で示す結晶性シリコン膜207が得られた後に、図17で示すように、連続発振型の固体レーザーとして、Cr、Nd、Er、Ho、Ce、Co、Ti又はTmがドーピングされたYAG、YVO₄、YLF、YAlO₃などの結晶を使ったレーザー発振器を適用する。当該レーザー発振器における基本波はドーピングする材料によって異なり、1 μ m前後の基本波を有するレーザー光が得られる。基本波に対する高調波は、非線形光学素子を用いることで得ることが可能であり、前記レーザー発振装置を用いた場合には概略第2高調波で可視光域の波長が、第3高調波で紫外域の波長が得られる。代表的には、Nd:YVO₄レーザー発振器(基本波1064nm)で、その第2高調波(532nm)を適用する。このレーザー光を線状若しくは矩形状に集光して1~100cm/秒の速度で走査させ結晶性の向上を図る。

【0092】

この工程で連続発振レーザーを用いることで、レーザー光の走査方向に結晶粒が延びて表面が平滑な結晶性シリコン膜を得ることができ、表面の凹凸形状の最大値を10nm以下好ましくは5nm以下にすることができる。勿論、本実施の形態は、第2~第4の実施の形態に適用することもできる。

【0093】

(第6の実施の形態)

第1の実施の形態では結晶性シリコン膜207を、非晶質シリコン膜に半導体の結晶化に対し触媒作用のある金属元素を添加して結晶化させて形成したが、本発明はこれに限定されず、公知の方法で作製された結晶性シリコン膜(若しくは多結晶シリコン膜)を用いることができる。例えば、非晶質シリコン膜に、第1の実施の形態で示すパルス発振のレーザー光を照射して結晶化した半導体層、又は第5の実施の形態で示す連続発振のレーザー光を照射して結晶化した半導体層を適用しても良い。本実施の形態で示す半導体層は、他の実施の形態において示す半導体層に対しても、これを置換して同様に適用することができる。

【0094】

(第7の実施の形態)

第1乃至第6の実施の形態により作製される代表的な半導体装置としてマイクロコンピュータの一実施形態を図18と図19を用いて説明する。図18に示すように、0.3～1.1mmの厚さのガラス基板上に各種の機能回路部を集積してマイクロコンピュータを実現することができる。各種の機能回路部は実施の形態1～5により作製されるTFTや容量部を主体として形成することが可能である。

【0095】

図18で示すマイクロコンピュータ700の要素としては、CPU701、ROM702、割り込みコントローラ703、キャッシュメモリー704、RAM705、DMAC706、クロック発生回路707、シリアルインターフェース708、電源発生回路709、ADC/DAC710、タイマカウンタ711、WDT712、I/Oポート702などである。

【0096】

図19で示すように、ガラス基板上に形成されたマイクロコンピュータ700は、セラミックやFRP（繊維強化プラスチック）のベース801にフェースダウンボンディングで固着される。マイクロコンピュータ700のガラス基板の裏面には、熱伝導性の良い酸化アルミニウム803が被覆されて熱放散効果を高めている。さらにこれに接してアルミニウムで形成される放熱フィン804が設けられ、マイクロコンピュータ700の動作に伴う発熱対策としている。全体は封止樹脂805で覆われ、外部回路との接続はピン802により行う。

【0097】

本実施の形態ではマイクロコンピュータの形態を一例として示したが、各種機能回路の構成や組み合わせを換えれば、メディアプロセッサ、グラフィクス用LSI、暗号LSI、メモリー、グラフィクス用LSI、携帯電話用LSIなど様々な機能の半導体装置を完成させることができる。

【0098】

【発明の効果】

本発明によれば、基板と不透明層との間に、その導電層の内側に位置する半導体層と、該半導体層の上面及び側面を被覆する絶縁層を形成し、可視光域から赤

外域までの波長域の非可干渉性の電磁波を輻射する熱源で熱処理をすることで応力を分散し、TFTの活性層を形成する半導体層に応力が残留することを防ぐことができる。また、本発明によれば、熱処理による基板の収縮を抑えて、チャンネル長が $0.35 \sim 2.5 \mu\text{m}$ のTFTをガラス基板上に形成するための熱処理技術を提供することができる。また、本発明によれば、ガラスなど熱的に脆い基板上に作り込むトランジスタに対し、好適に適用可能な緻密で高品質の絶縁膜を形成することが可能となる。

【図面の簡単な説明】

【図1】 本発明に係る局所加熱による熱処理方法を説明する図である。

【図2】 図1の熱処理後にゲートを形成する部位を説明する図である。

【図3】 RTA装置の構成を説明する図である。

【図4】 ガラス基板の透過率・反射率とを示すグラフである。

【図5】 ガラス基板上に形成したW、Ti、TiN、TaNの透過率・反射率を示すグラフである。

【図6】 投入電力を一定としてガラス基板とその上に30nmの厚さに形成した窒化タンタル（TaN）の温度と照射時間の関係を示すグラフである。

【図7】 ガラス基板とその上に30nmの厚さに形成した窒化タンタル（TaN）とシリコンウエハーの温度と投入電力の関係を示すグラフである。

【図8】 本発明に係る半導体装置の作製方法を説明する図である。

【図9】 本発明に係る半導体装置の作製方法を説明する図である。

【図10】 本発明に係る半導体装置の作製方法を説明する図である。

【図11】 本発明に係る半導体装置の作製方法を説明する図である。

【図12】 本発明に係る半導体装置の作製方法を説明する図である。

【図13】 本発明に係る半導体装置の作製方法を説明する図である。

【図14】 本発明に係る半導体装置の作製方法を説明する図である。

【図15】 本発明に係る半導体装置の作製方法を説明する図である。

【図16】 本発明に係る半導体装置の作製方法を説明する図である。

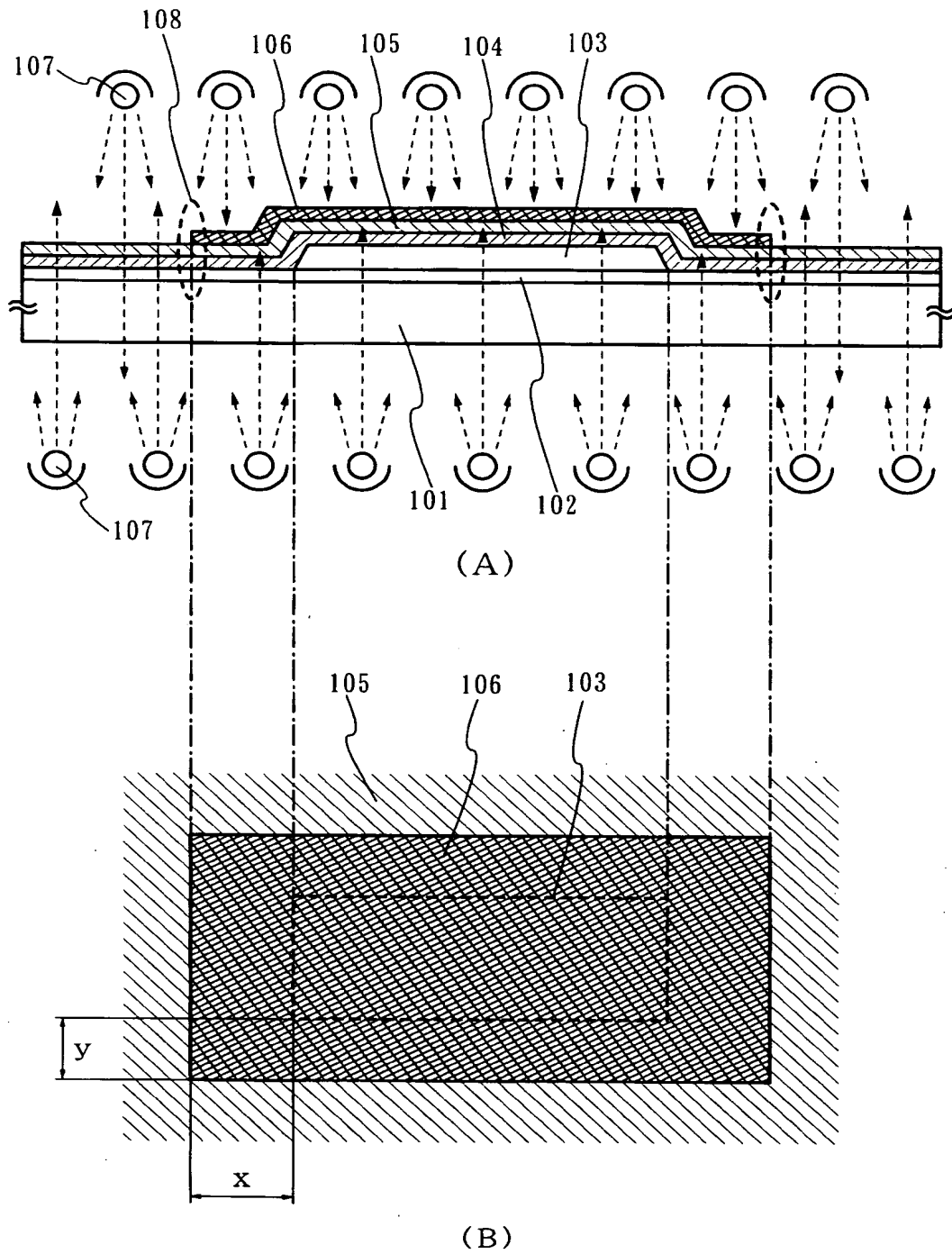
【図17】 本発明に係る半導体装置の作製方法を説明する図である。

【図18】 本発明によるマイクロコンピュータの構成を説明する図である。

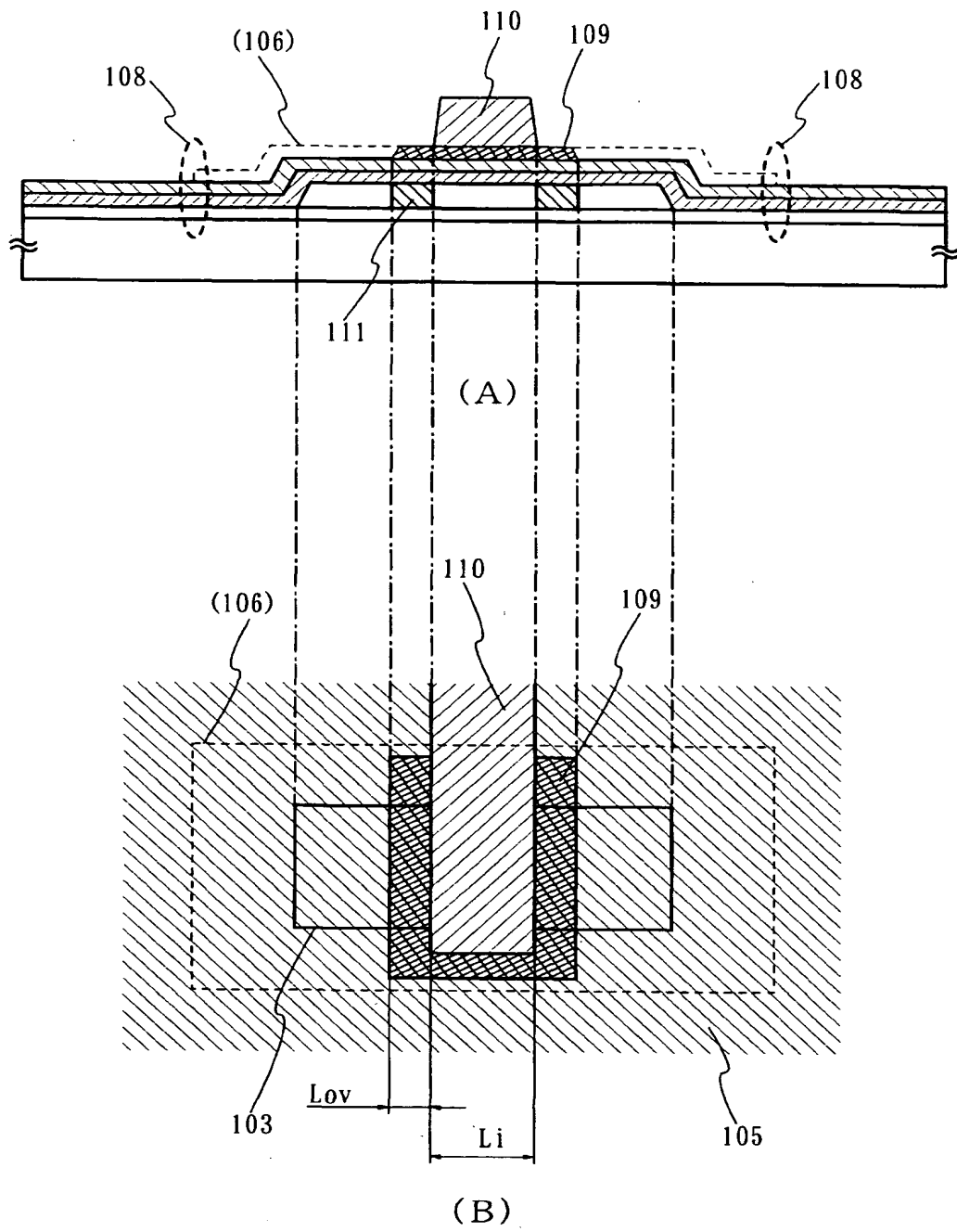
【図 1 9】 本発明によるマイクロコンピュータのパッケージ構造を説明する図である。

【書類名】 図面

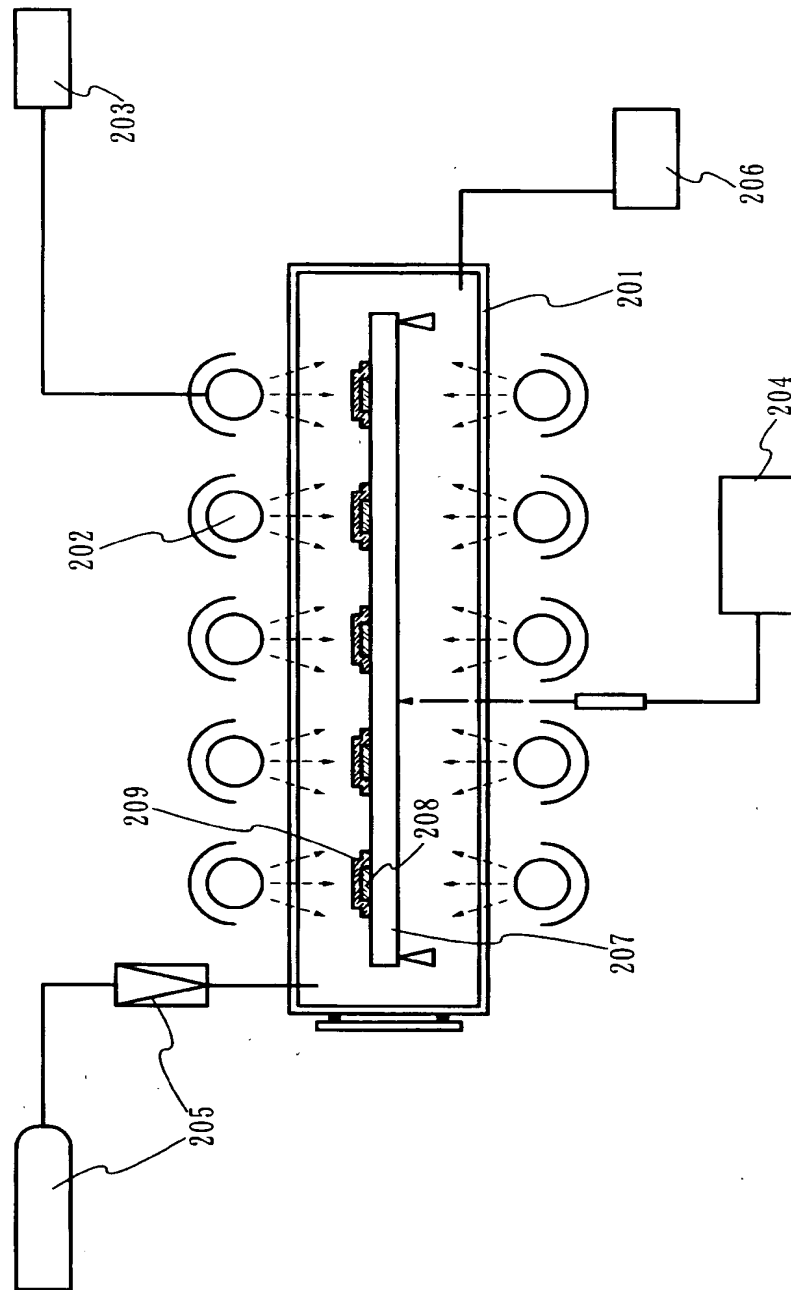
【図 1】



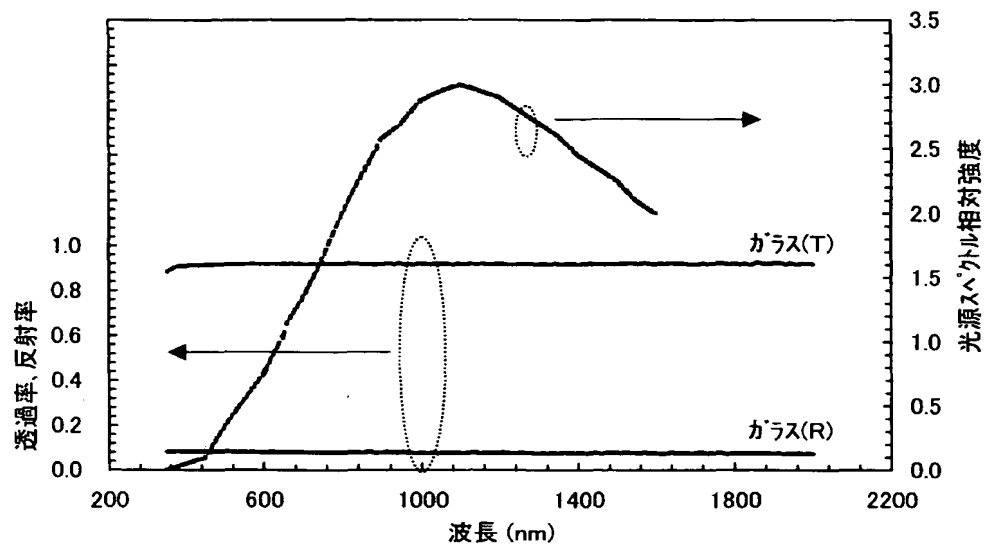
【図 2】



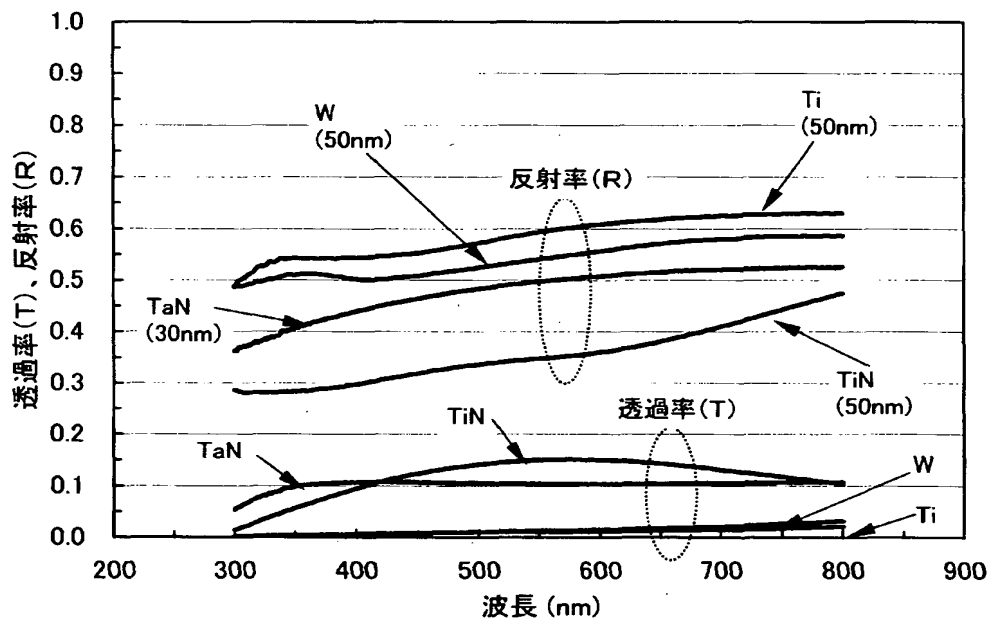
【図 3】



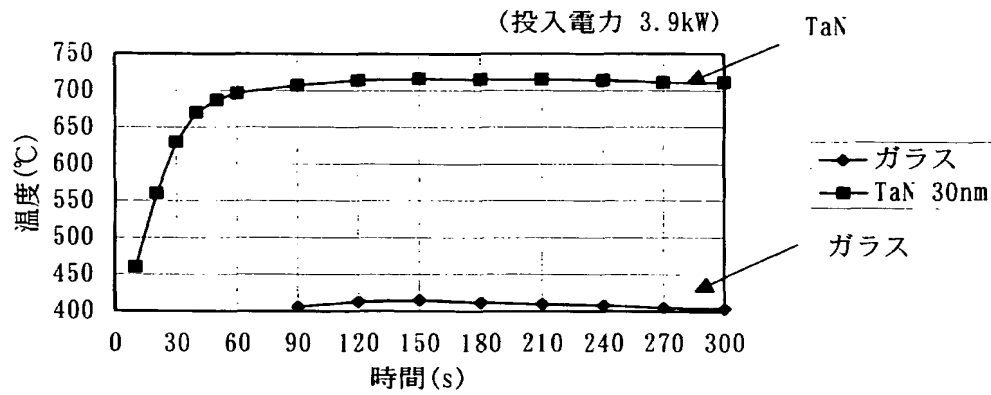
【図4】



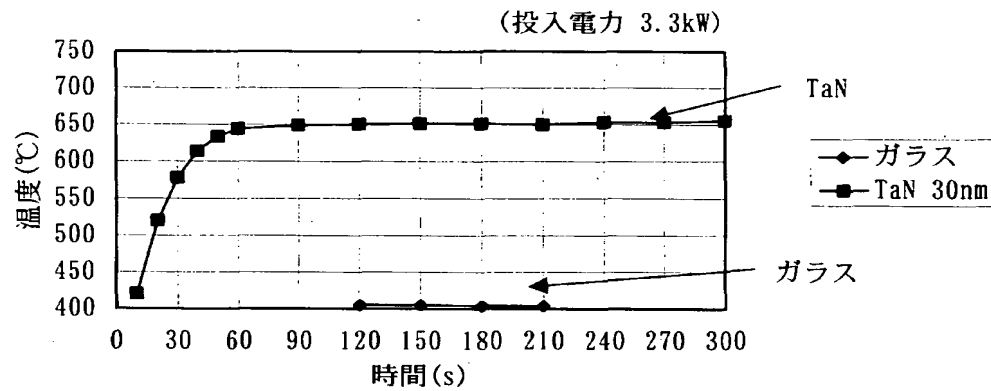
【図5】



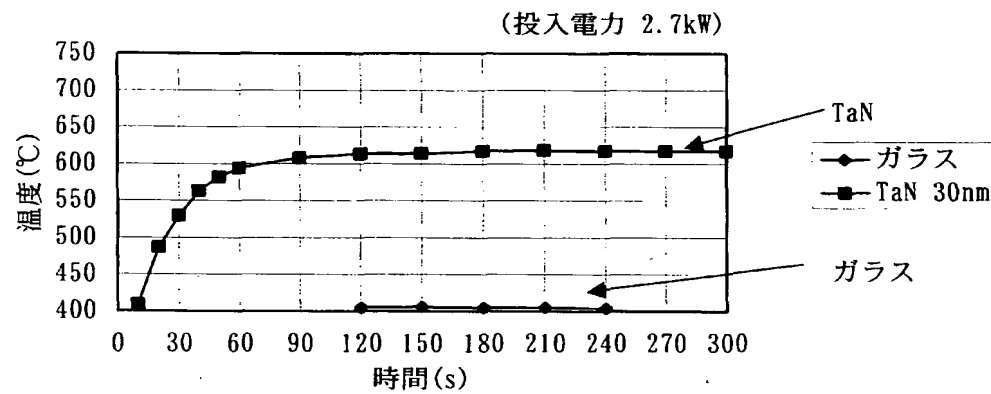
【図 6】



(A)

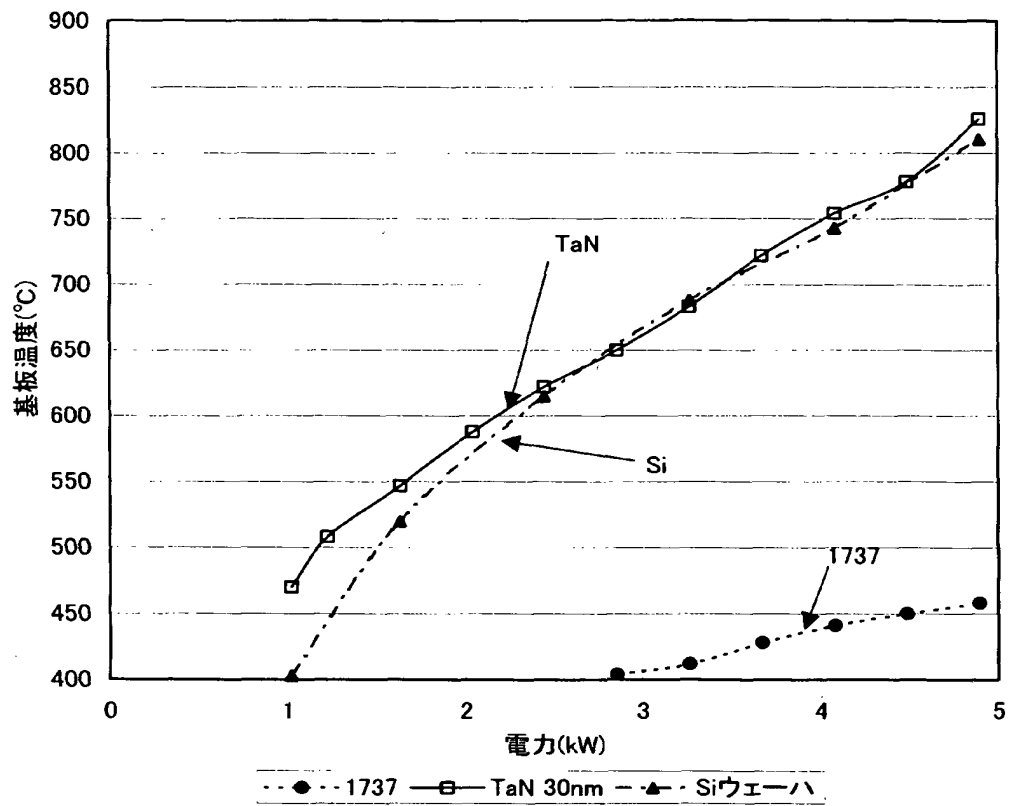


(B)

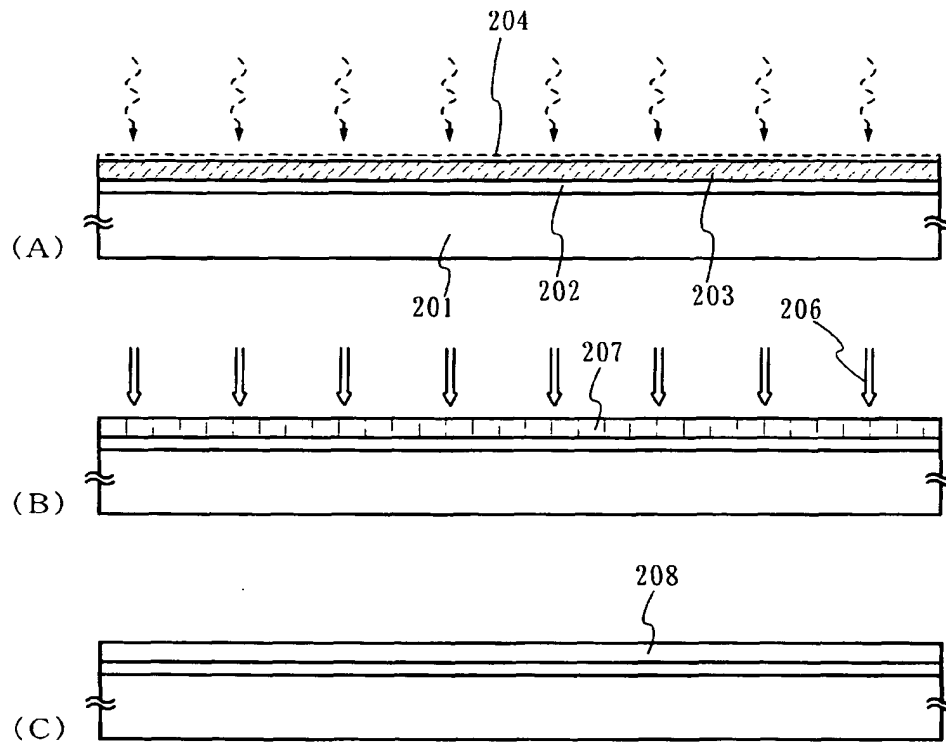


(C)

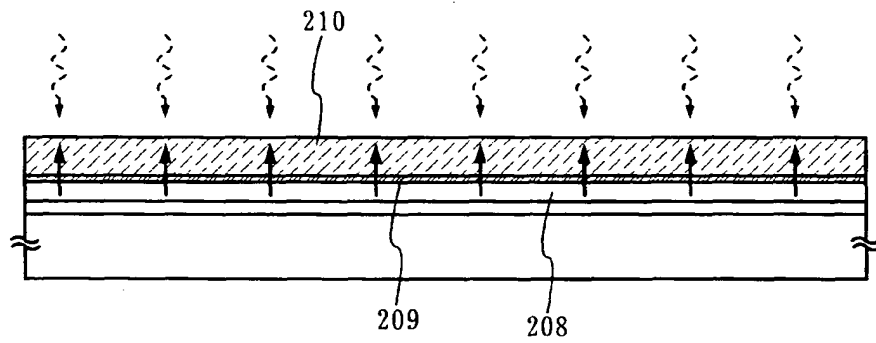
【図 7】



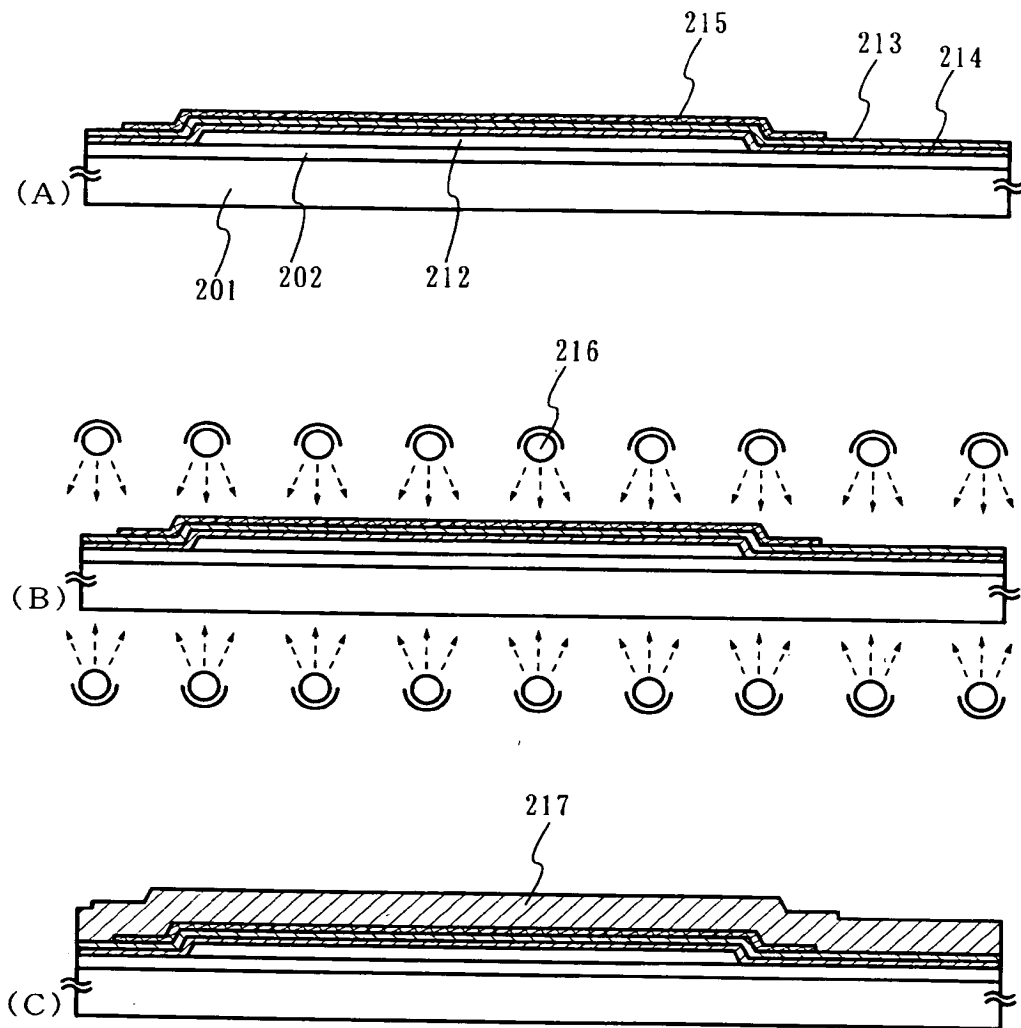
【図 8】



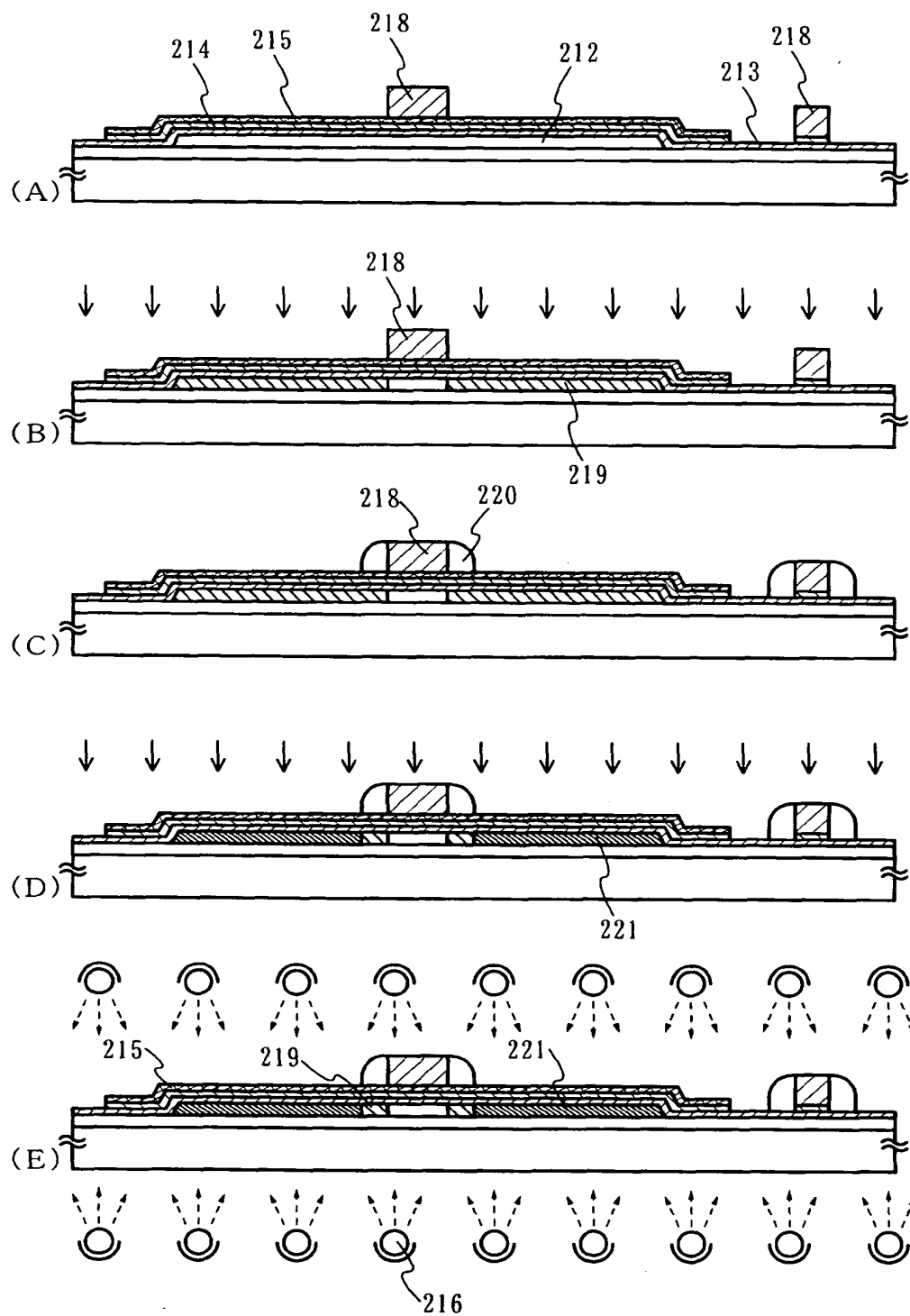
【図 9】



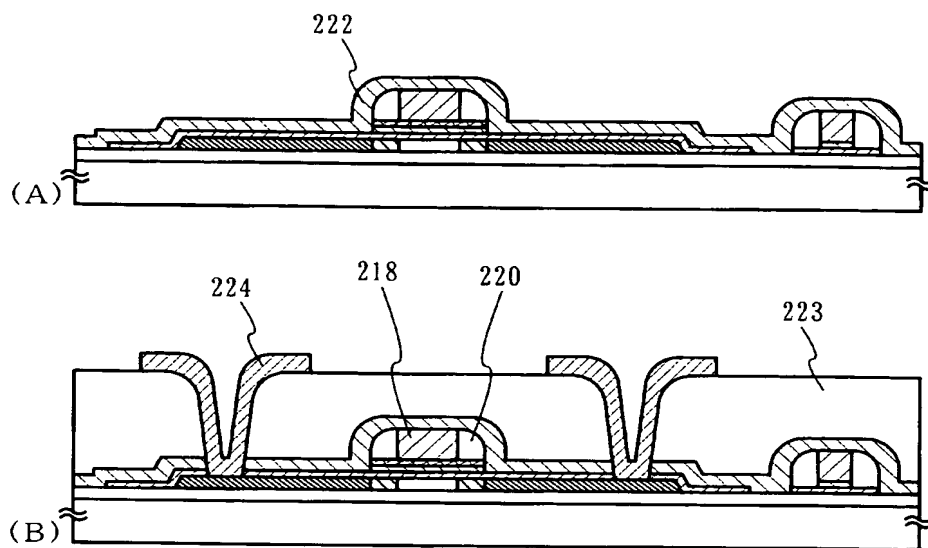
【図 10】



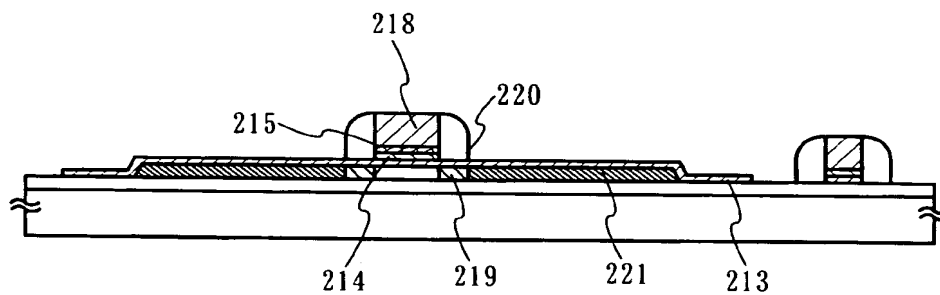
【図 11】



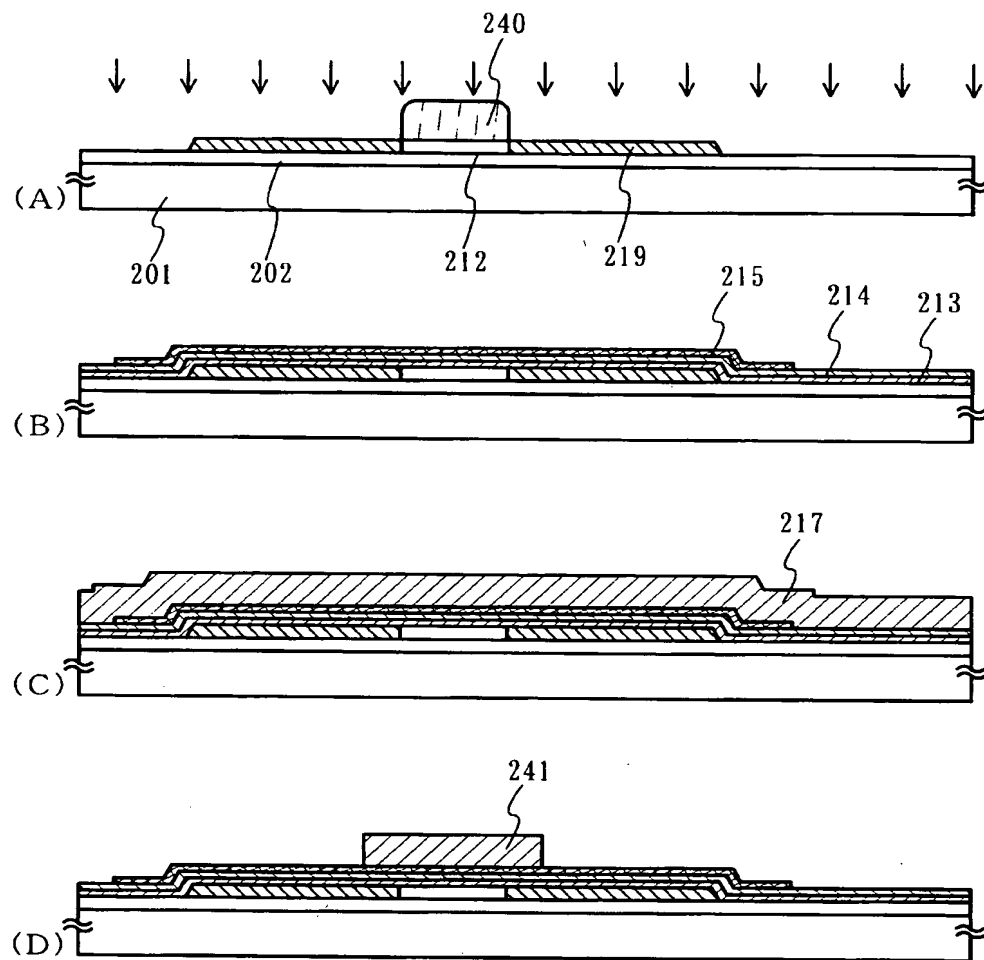
【図 12】



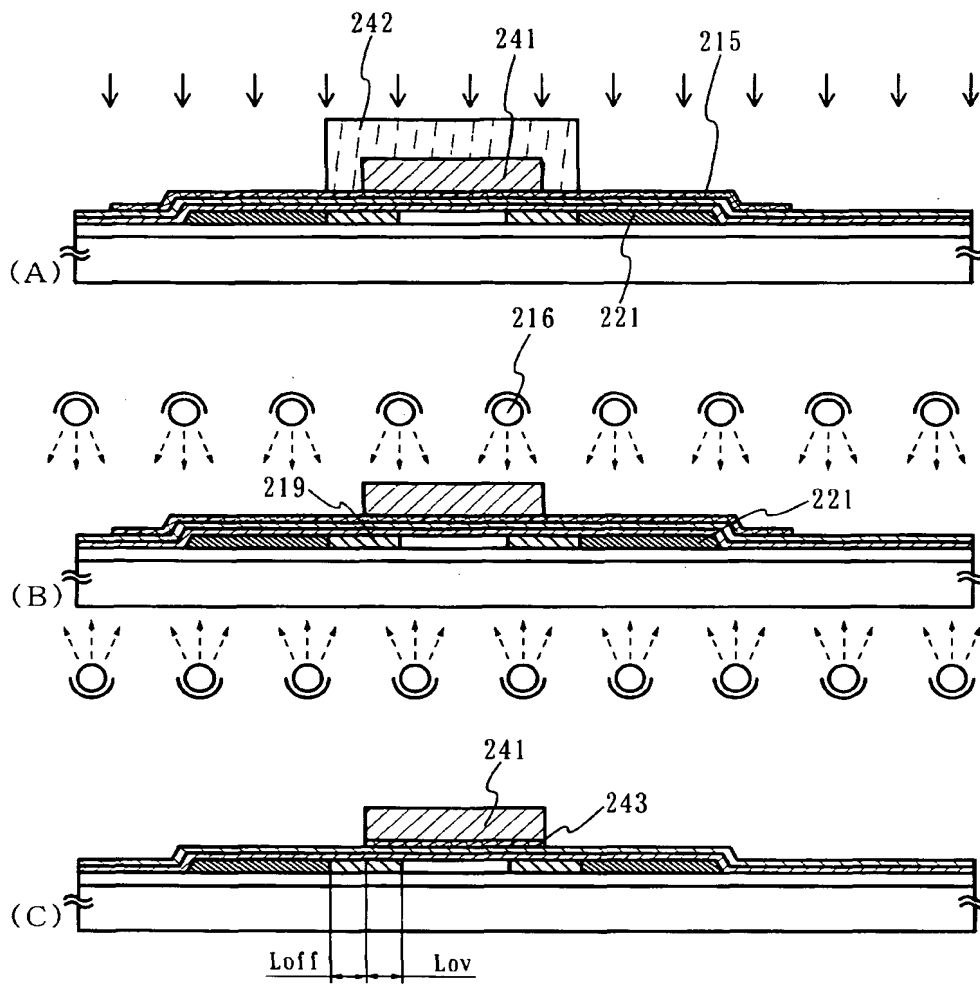
【図 13】



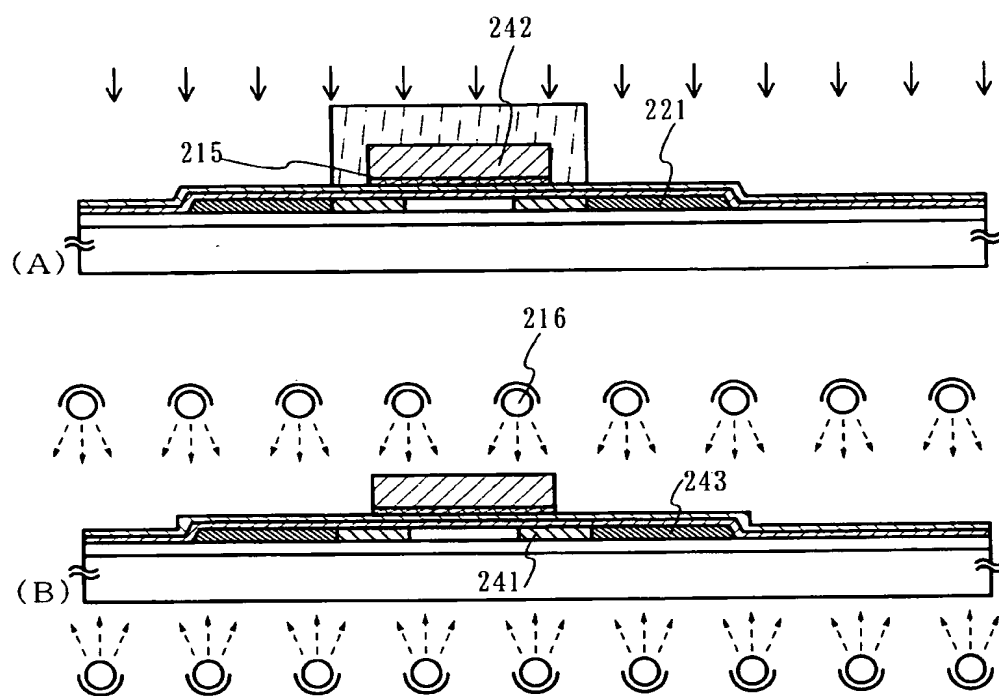
【図 14】



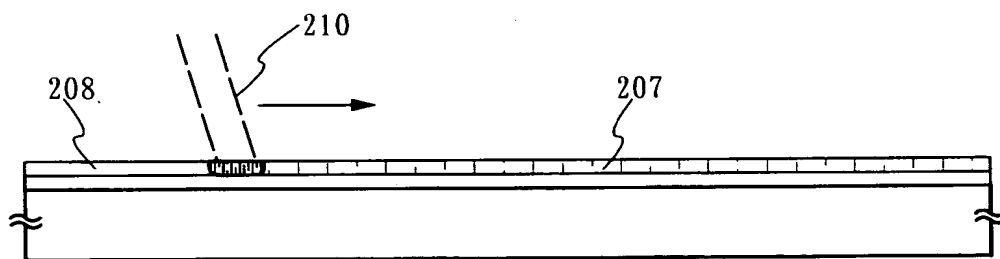
【図 15】



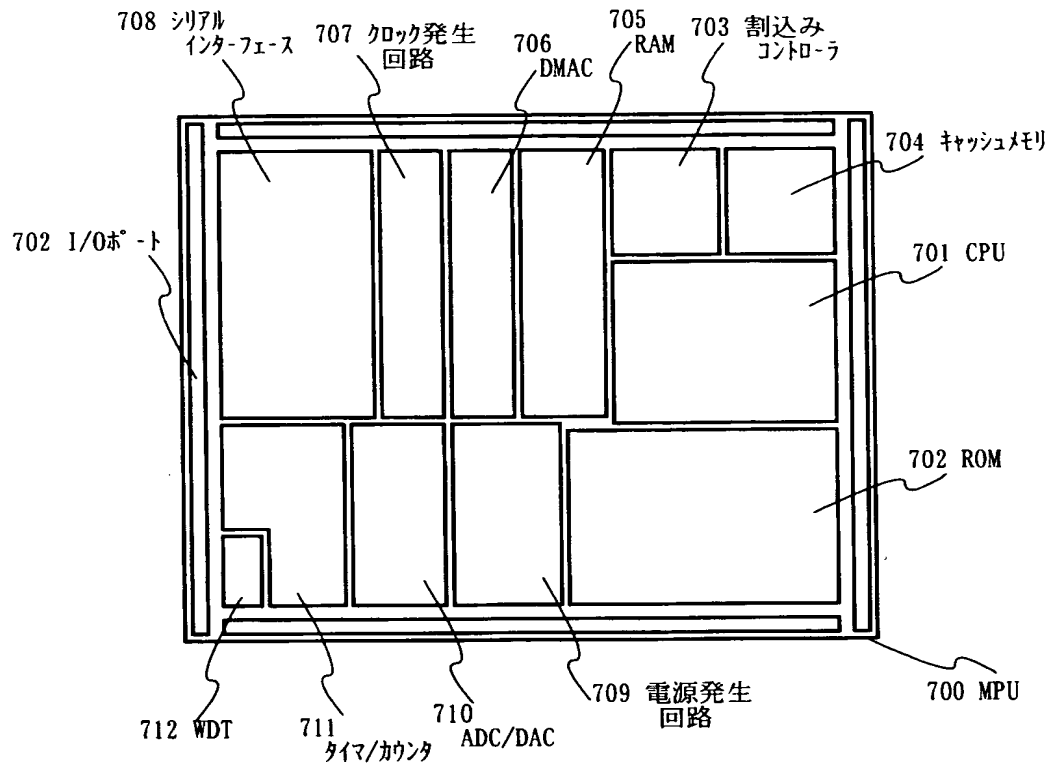
【図 16】



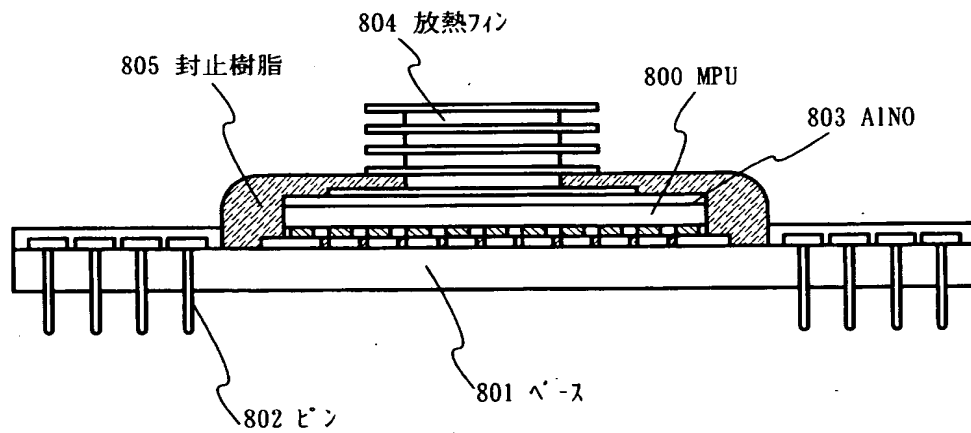
【図 17】



【図 18】



【図 19】



【書類名】 要約書

【要約】

【課題】 ガラス基板上に形成する T F T などの薄膜素子において、その製造工程の熱処理による基板の収縮の影響を無くして、緻密で高品質の絶縁膜を形成する技術、並びにそれを用いて高性能で高信頼性を実現する半導体装置を適用することを目的とする。

【解決手段】 ガラス基板を用いて複数の薄膜を積層して構成される薄膜素子を形成する工程において、該基板に熱的な損傷を与えることなく行うために、薄膜素子が形成される基板の特定部分に、熱源からの輻射を吸収する被膜を局所的に形成して熱処理を行うものである。本発明において適用する基板は、熱源からの輻射の吸収率が低く加熱されにくい素材が適用され、当該基板の主表面上に熱源からの輻射を吸収する被膜を局所的に設けて熱処理を行うものである。そして、当該被膜からの伝導加熱により、対象とする構造物を加熱して熱処理を行うものである。

【選択図】 図 4

特願 2 0 0 2 - 2 7 6 3 1 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 5 3 8 7 8]

1. 変更年月日

1 9 9 0 年 8 月 1 7 日

[変更理由]

新規登録

住 所

神奈川県厚木市長谷 3 9 8 番地

氏 名

株式会社半導体エネルギー研究所